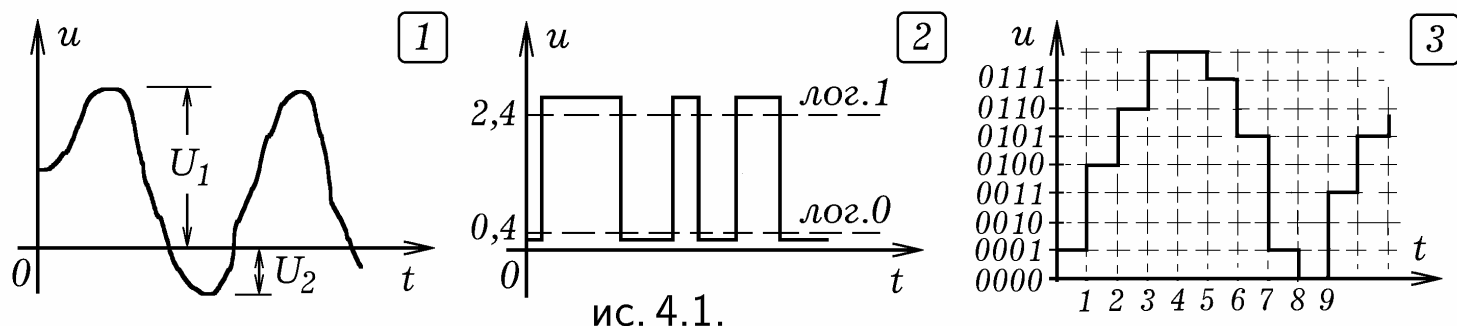


4.1. СИГНАЛЫ. ВИДЫ ЦИФРОВЫХ УСТРОЙСТВ. Сигнал —

это изменение некоторой физической величины (напряжения, громкости, освещенности и т.д.), которое несет информацию. Виды электрических сигналов: 1) **аналоговый** (рис. 4.1.1) — напряжение принимает произвольные значения в интервале от U_1 до U_2 (сигнал на выходе микрофона); 2) **цифровой** (рис. 4.1.2) — имеется два устойчивых уровня напряжения: напряжение высокого уровня ($U > 2,4$ В) и напряжение низкого уровня ($U < 0,4$ В) (сигнал на выходе логического элемента); 3) **дискретный** (рис. 4.1.3) — напряжение принимает конечный набор дискретных значений $U = U_0 + i\Delta U$, где $i = 0, 1, \dots$ (сигнал на выходе цифро-аналогового преобразователя без фильтра). Эти дискретные значения могут быть преобразованы в цифровые сигналы и сохранены в файле в виде: 0001, 0100, 0110, 1000, 1000, 0111, 0101, 0001, 0000 ...



Современные электронно-цифровые приборы созданы на основе логических элементов ИЛИ, И, НЕ, которые выполняют три основные логические операции (рис. 4.2.1): **дизъюнкция** (сложение, ИЛИ), **конъюнкция** (умножение, И), **инверсия** (отрицание, НЕ). Эти элементы позволяют реализовать все возможные логические функции и построить цифровую ЭВМ. Логическое устройство называется **комбинационным**, если его выходные сигналы определяются только входными сигналами (шифратор, дешифратор, сумматор, мультиплексор, демультиплексор и т.д.). **Последовательностные** устройства содержат элементы памяти; состояния их выходов зависят не только от входных сигналов, но и от состояния элементов памяти (триггер, счетчик импульсов, регистры, ОЗУ, ПЗУ, программируемые логические интегральные схемы). Их реакция на входные сигналы зависит от предистории работы. Такие устройства состоят из двух комбинационных схем КС1, КС2 и памяти, которая может быть реализована на триггерах T_1, T_2, \dots, T_k (рис. 4.2.2). На вход КС1 подается вектор $X = (x_1, x_2, \dots, x_n)$ двоичных сигналов, на выходе получается вектор сигналов $A = (a_1, a_2, \dots, a_k)$. Эти сигналы поступают на входы триггеров T_1, T_2, \dots, T_k , изменяя состояния некоторых из них. Сигналы с выходов триггеров $B = (b_1, b_2, \dots, b_k)$, а также входные сигналы $X = (x_1, x_2, \dots, x_n)$ подаются на КС2, на ее выходах появляется совокупность $Y = (y_1, y_2, \dots, y_m)$ ($x_i, y_i, a_i, b_i = 1$ или 0). Функ-

ционирование комбинационных схем КС1 и КС2 определяется функциями возбуждения $A = f_1(X, B)$ и выходов $Y = f_2(X, B)$. Функция переходов $B^{t+1} = f_3(A, B^t)$ связывает выходной вектор памяти B^{t+1} в момент $t + 1$ с вектором B^t в предыдущий момент t и вектором A .

x_1	x_2	OR	AND	NOT	XOR
		$x_1 + x_2$	$x_1 \cdot x_2$	\bar{x}_1	$x_1 \oplus x_2$
0	0	0	0	1	0
0	1	1	0	1	1
1	0	1	0	0	1
1	1	1	1	0	0

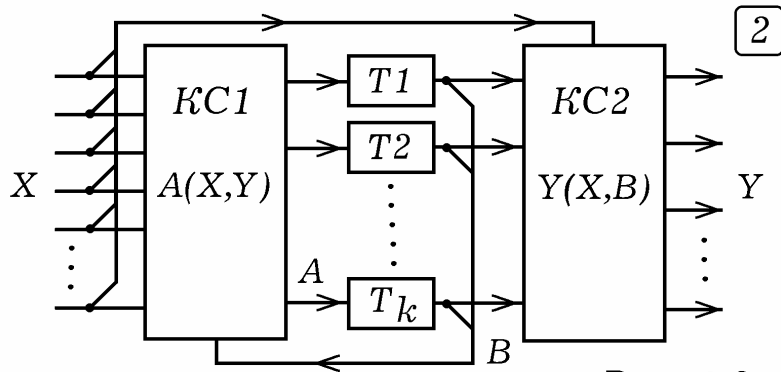


Рис. 4.2.

4.2. ЛОГИЧЕСКИЕ ЦИФРОВЫЕ ЭЛЕМЕНТЫ. Для осуществления логических операций над цифровыми сигналами используются элементы резисторно–транзисторной логики (РТЛ), диодно–транзисторной логики (ДТЛ), транзисторно–транзисторной логики (ТТЛ), эмиттерно–связанной логики (ЭСЛ), транзисторно–транзисторной логики с диодами Шотки (ТТЛШ), логики на основе МОП–транзисторов, логики на основе комплементарных ключей на МДП–транзисторах, интегральной инжекционной логики И²Л, логики на основе арсенида галлия $GaAs$.

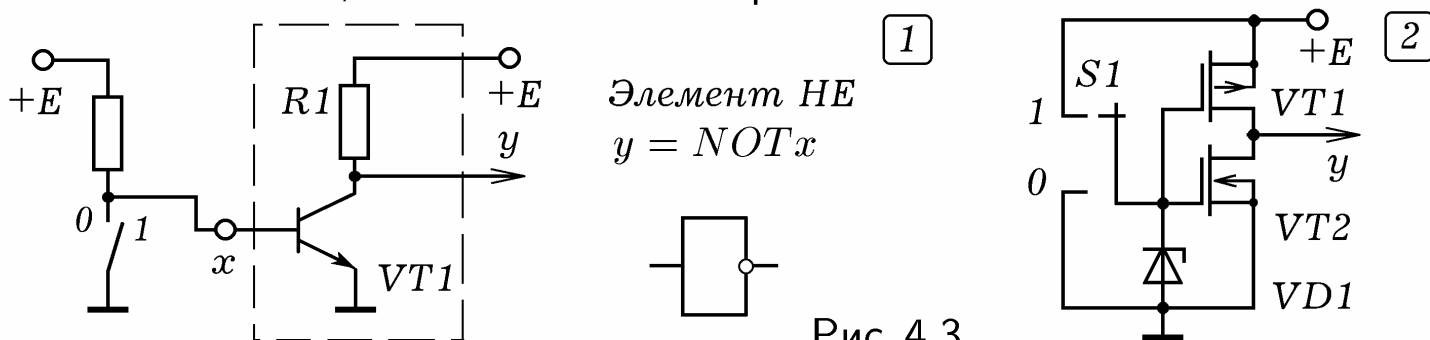
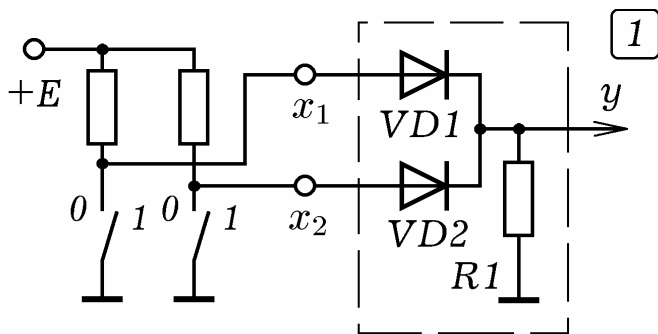


Рис. 4.3.

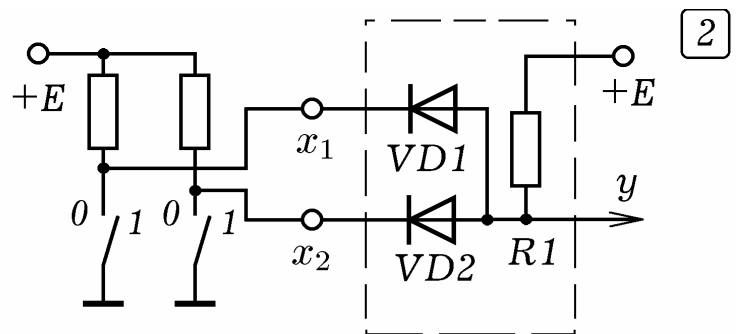
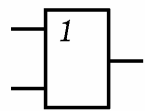
Инвертор (элемент НЕ) на транзисторе работает так (рис. 4.3.1): когда на входе лог.1 транзистор n–p–n открывается, сопротивление коллектор–эмиттер падает, выход y соединяется с общим, на нем лог.0. Если на вход подать лог.0, транзистор закроется, на выходе — лог.1.

На рис. 4.4.1, 4.4.2 изображены схемы логических элементов ИЛИ и И, представлены их условные обозначения. Если хотя бы на один вход элемента ИЛИ подать лог.1 (соединить с проводом $+E$), то на выходе — лог.1. Если оба входа соединить с общим, то есть подать лог.0, то на выходе — лог.0. При подаче на оба входа элемента И (рис. 4.4.2) лог.1 на выходе получается лог.1. Если хотя бы на один из входов подать лог.0, то на выходе — лог.0.

Возможно создание комбинированных схем, выполняющих несколько логических операций. На рис. 4.5.1 изображена схема элемента ЗИ–НЕ (ДТЛ). Если хотя бы на одном входе x_1, x_2, x_3 лог.0 (соединен с общим), то потенциал базы VT1 невысок, транзистор закрыт, на выходе — лог.1. Когда на всех входах лог.1, на базе VT1 положительный потенциал, транзистор открыт, на выходе — лог.0.



Элемент ИЛИ
 $y = x_1 \text{ OR } x_2$



Элемент И
 $y = x_1 \text{ AND } x_2$

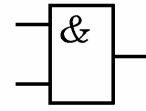
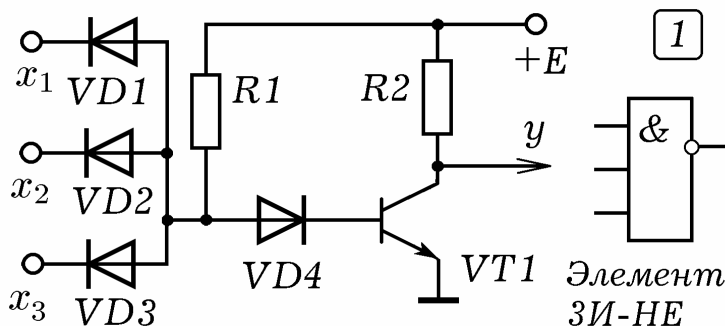
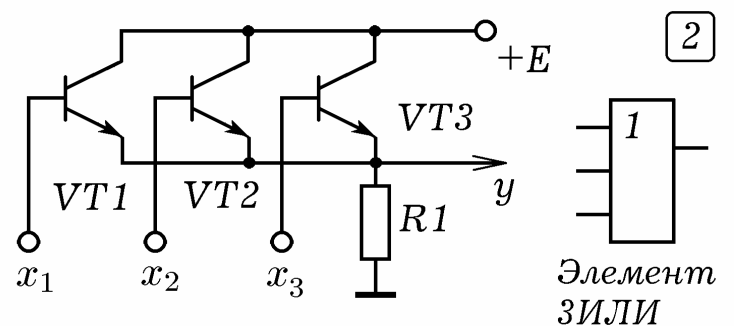


Рис. 4.4.

На рис. 4.5.2 представлена схема ЗИЛИ (ТТЛ). При подаче хотя бы на один вход лог.1 соответствующий транзистор открывается, на выходе появляется лог.1. Если на всех входах лог.0 — все транзисторы закрыты, на выходе лог.0. Элемент ЗИ-НЕ (ТТЛ) может быть создан на базе трехэмиттерного транзистора (рис. 4.6.1). При подаче на все 3 входа лог.1, транзистор VT1 закрыт, транзистор VT2 открыт, на выходе лог.0. Если хотя бы на один вход подать лог.0, VT1 откроется (на его базе — положительный потенциал), и на базе VT2 окажется лог.0. Транзистор VT2 закроется, на выходе — лог.1.



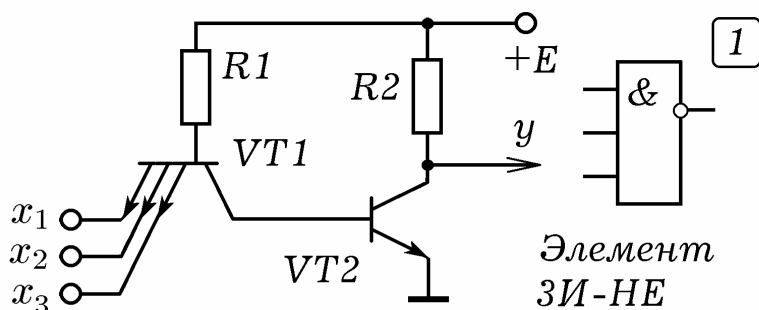
Элемент
ЗИ-НЕ



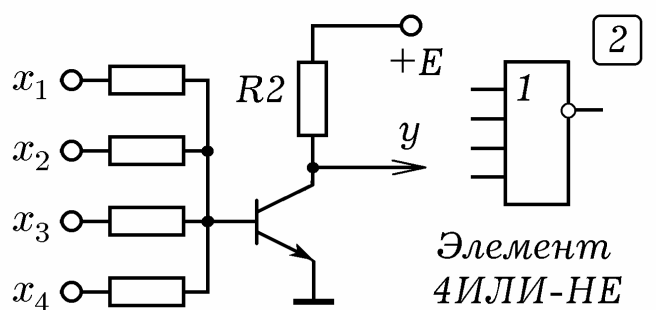
Элемент
ЗИЛИ

Рис. 4.5.

На рис. 4.6.2 показан элемент 4ИЛИ-НЕ (РТЛ). Обычно логические элементы содержат выходной каскад (рис. 4.7.1), который позволяет получить напряжения, соответствующие лог.0 и лог.1. Часто в одной микросхеме размещают несколько логических элементов, например, ИС К155ЛА3 содержит 4 элемента 2И-НЕ (рис. 4.7.2).



Элемент
ЗИ-НЕ



Элемент
4ИЛИ-НЕ

Рис. 4.6.

Распространение получили микросхемы типа КМОП и КМДП. Эти сокращения расшифровываются как комплементарные полевые транзисторы со структурой металл-оксид-полупроводник или металл-диэлектрик-полупроводник. **Комплементарными** называются взаимодополняющие транзисторы с одинаковыми параметрами, но противоположной про-

димости. Например, один биполярный транзистор р-п-р-типа, а другой п-р-п-типа, один полевой транзистор с р-каналом, другой — с п-каналом. На рис. 4.3.2, 4.7.3, 4.7.4 показаны схемы НЕ, И-НЕ и ИЛИ-НЕ на комплементарных полевых транзисторах.

Кроме элементов И, ИЛИ, НЕ, И-НЕ, ИЛИ-НЕ, в цифровой технике применяются **мажоритарные элементы** — элементы с нечетным числом входов и одним выходом, состояние которого зависит от состояния большинства входов. Их работа описывается мажоритарной функцией, которая принимает значение лог. 1, когда большинство аргументов равно лог. 1. Для трех входов она имеет вид:

$$M(x_1, x_2, x_3) = x_1x_2 + x_1x_3 + x_2x_3 = x_1 \# x_2 \# x_3.$$

Перечисленные логические элементы позволяют создать основные узлы ЭВМ: регистры памяти, сумматор, счетчик, шифратор и дешифратор, мультиплексор и демultipлексор.

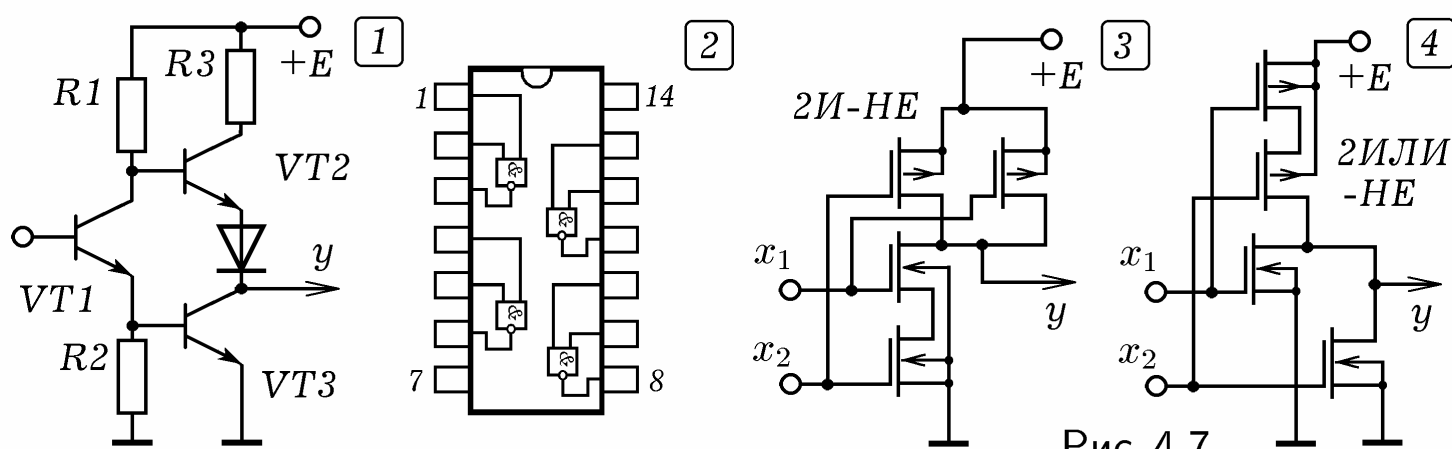


Рис. 4.7.

4.3. ДВУХСТАБИЛЬНЫЕ СИСТЕМЫ — ТРИГГЕРЫ. Обработка информации требует ее хранения, для чего используются различные типы запоминающих устройств. Элементарной ячейкой статической памяти (SRAM) являются **триггеры** — двухстабильные системы, способные хранить 1 бит информации. Простейший триггер состоит из двух инверторов, выход каждого из которых соединен с входом другого (рис. 4.8.1).

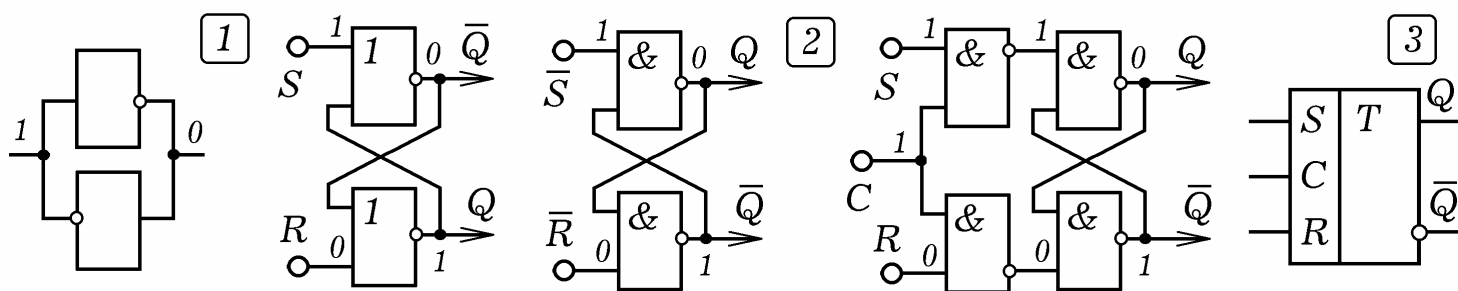


Рис. 4.8.

Асинхронный RS-триггер состоит из двух элементов 2ИЛИ-НЕ, соединенных симметрично (рис. 4.8.2). Он имеет два входа: S — set (установить), R — reset (переустановить). При S=0, R=0 реализуется режим хранения информации, если S=1, R=0 — запись лог. 1, если S=0, R=1 — запись лог. 0. Состояние S=1, R=1 не используется. Выход \bar{Q} является инвертирующим по отношению к выходу Q. RS-триггер можно собрать и на элементах 2И-НЕ (рис. 4.8.2).

Синхронный триггер может быть собран на четырех элемента 2И–НЕ (рис. 4.8.3). Пока не пришел тактовый импульс (синхроимпульс) на вход С, состояние триггера не изменяется при любых состояниях R– и S–входов. Триггер может переключиться в другое состояние с приходом тактового импульса ($C=1$).

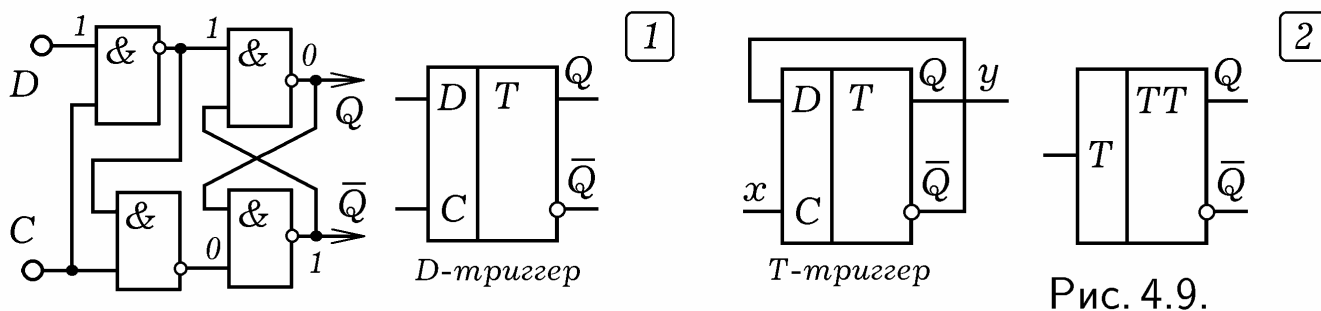


Рис. 4.9.

D–триггер имеет один управляющий вход D и синхронизирующий вход С (рис. 4.9.1). При $C=0$ состояние выхода не изменяется (режим хранения). При поступлении тактового импульса ($C=1$) состояние выхода Q оказывается таким же, что и состояние входа D. На основе D–триггера можно создать **T–триггер**, который "опрокидывается" в противоположное состояние по фронту входного импульса, то есть каждый раз, когда на входе С лог. 0 сменяется на лог. 1. Для этого выход \bar{Q} следует соединить с входом D (рис. 4.9.2). Тогда с фронтом входного импульса, подаваемого на вход С, триггер переключается из $Q=0$ в $Q=1$, а из $Q=1$ в $Q=0$ (рис. 4.11.1). Условное обозначение T–триггера изображено на рис. 4.9.2.

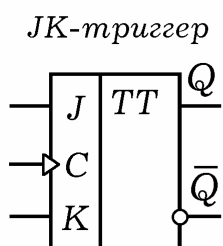


Рис. 4.10.

C	J	K	Q_{t+1}	\bar{Q}_{t+1}	Режим
0 или 1	*	*	Q_t	\bar{Q}_t	Хранение
Спад 1 на 0	*	*	Q_t	\bar{Q}_t	Хранение
Фронт 0 на 1	0	1	0	1	Запись "0"
Фронт 0 на 1	1	0	1	0	Запись "1"
Фронт 0 на 1	0	0	Q_t	\bar{Q}_t	Хранение
Фронт 0 на 1	1	1	\bar{Q}_t	Q_t	Инверсия

У **JK–триггера** имеется вход установки J, вход сброса K и два выхода Q и \bar{Q} . Когда на входе J лог. 0 сменяется на лог. 1, то независимо от состояния входа K, на выходе Q лог. 1. При переходе входа K из состояния 0 в состояние 1 независимо от состояния входа J на выходе Q появляется лог. 0. Одновременный переход входов J и K из состояния 0 в состояние 1 вызывает опрокидывание триггера в противоположное состояние. Смена лог. 1 на лог. 0 на любом из входов никак не сказывается на состоянии выходов триггера.

Тактируемый JK–триггер кроме входов J и K имеет синхронизирующий вход С, его условное обозначение и таблица состояний приведены на рис. 4.10. Переход входа С из состояния $C=0$ в состояние $C=1$ (фронт синхроимпульса) вызывает: 1) $Q=0$, $\bar{Q}=1$, если $J=0$, $K=1$; 2) $Q=1$, $\bar{Q}=0$, если $J=1$, $K=0$; 3) сохранение предшествующего состояния, если

$J=0, K=0$; 4) изменение выходного состояния на противоположное, если $J=1, K=1$. Триггер не изменяет своего состояния при отсутствии синхронимпульсов и не реагирует на смену $C=1$ на $C=0$ (хранение).

4.4. РЕГИСТРЫ ПАМЯТИ. Регистр статической памяти состоит из триггеров, каждый из которых хранит 1 бит информации. **Параллельный регистр** для хранения n -разрядного двоичного числа содержит n D-триггеров, включенных "параллельно", как показано на рис. 4.11.2. Запись информации происходит после прихода тактового импульса на синхронизирующий вход C . При этом все триггеры устанавливаются в состояние, соответствующее состоянию входов A_1, A_2, \dots, A_n . Так, если на n входов поступило двоичное слово $101\dots 1$, то после прихода тактового импульса на выходах B_1, B_2, \dots, B_n регистра памяти появляется то же двоичное слово $101\dots 1$. Чтобы стереть информацию на вход переустановки (сброса) R следует подать лог. 1.

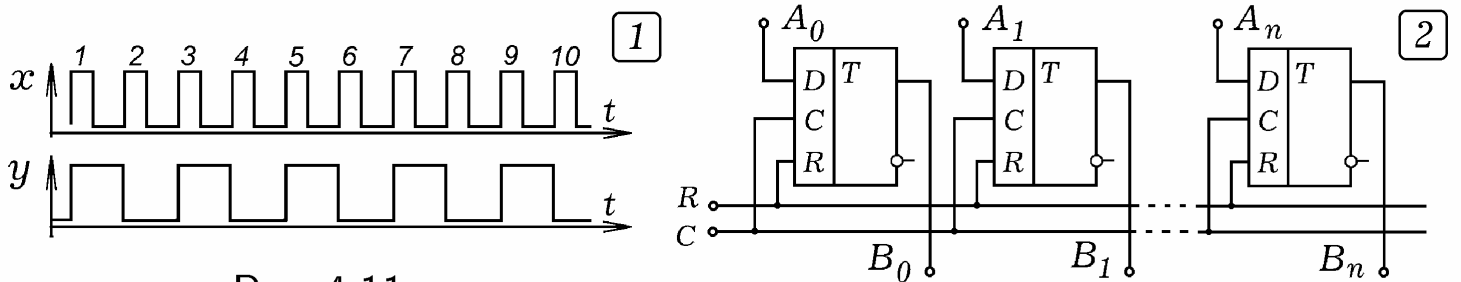


Рис. 4.11.

Сдвиговые (последовательные) регистры состоят из D-триггеров, соединенных "последовательно", то есть друг за другом (рис. 4.12.1). С приходом каждого тактового импульса последовательный регистр принимает и выдает информацию. При этом входная последовательность нулей и единиц сдвигается вправо как единое целое на один разряд. Сдвиговые регистры используются в АЛУ для умножения и деления. Сдвиг двоичного числа влево на n разрядов означает умножение на 2^n , сдвиг вправо — умножение на 2^{-n} . Сдвиговые регистры используются для задержки информации на n тактов машинного времени. На их основе создаются задерживающие цепочки FIFO (First Input First Output — первым вошел, первым вышел) и стековая память FILO (First Input Last Output — первым вошел, последним вышел).

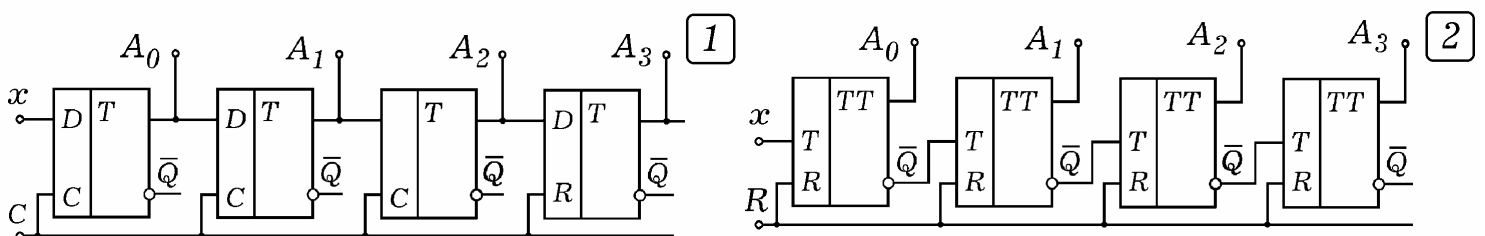


Рис. 4.12.

4.5. СЧЕТЧИК, ШИФРАТОР И ДЕШИФРАТОР. **Счетчик** осуществляет счет числа импульсов и фиксацию результата в двоичном коде. Схема последовательного счетчика на T-триггерах изображена на рис. 4.12.2. При подаче сигнала на вход сброса $R=1$ все триггеры переходят в состояние $Q_i = 0$. Если на вход x поступают импульсы частотой f (рис. 4.13.1), то на выходе первого триггера получаются импульсы с ча-

стотой $0,5f$, на выходе второго — с частотой $0,25f$ и т.д. Переключения происходят по фронту импульса. В результате на выходах A_0, A_1, A_2, A_3 получается двоичное число, равное количеству поступивших импульсов. Цепочка из n триггеров считает до 2^n , затем полностью обнуляется и все повторяется снова.

Шифратор — узел ЭВМ, переводящий число из системы счисления m в систему счисления n . Шифраторы используются для передачи информации между устройством управления, запоминающим устройством и устройствами ввода-вывода при ограниченном числе линий связи, а также для преобразования вводимых в ЭВМ чисел в двоичный или двоично-десятичный код. Рассмотрим шифратор "из 10 в 4" (рис. 4.14.1). Его схема представляет собой матрицу диодов — систему вертикальных и горизонтальных проводов, связанных между собой диодами. При замыкании ключа S_5 соответствующий горизонтальный провод оказывается соединенным с общим, через подключенные к нему диоды текут токи, на выходах A_3, A_2, A_1, A_0 появляется двоичное число 0101.

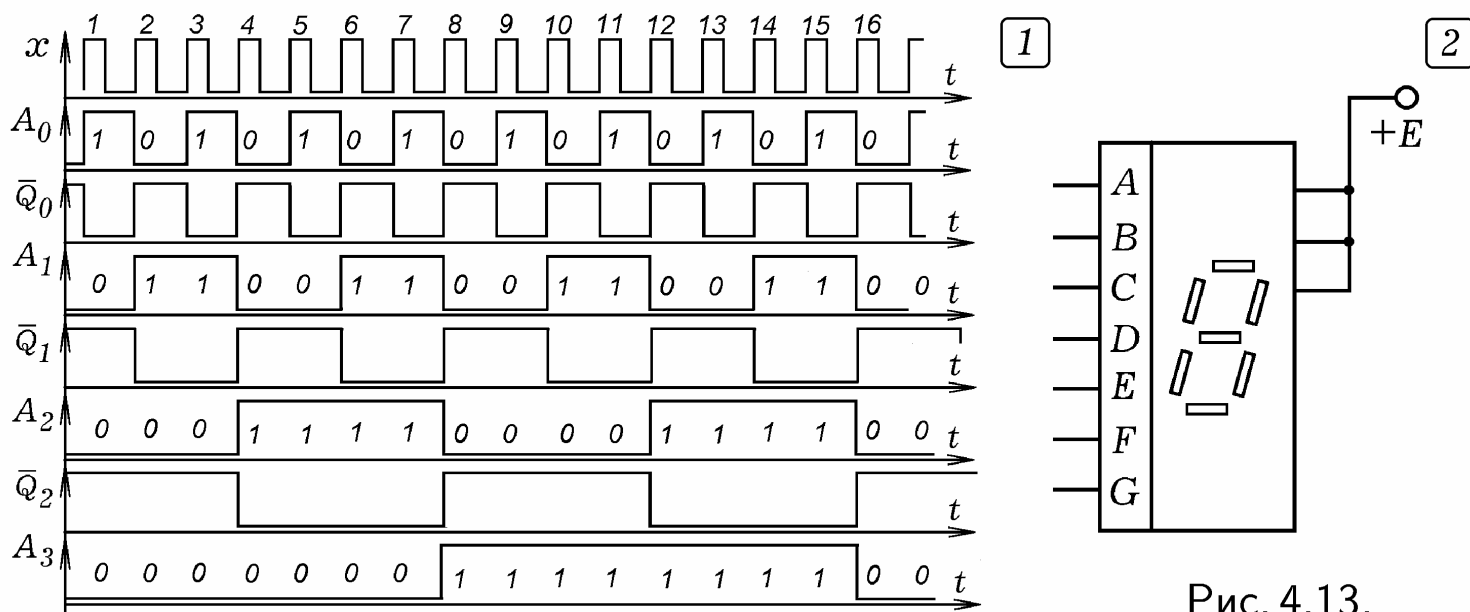


Рис. 4.13.

Дешифратор осуществляет обратное преобразование и используется в устройствах вывода информации. Дешифратор "из 3 в 8" состоит из параллельного регистра из трех RS-триггеров и матрицы диодов (рис. 4.14.2). Пусть на вход дешифратора поступает число 110. В этом случае на выходах Q триггеров T_2, T_3 и \bar{Q} триггера T_1 — лог. 1, подключенные к ним диоды закрыты. На остальных выходах триггеров — лог. 0, подключенные к ним диоды открыты, через них соответствующие горизонтальные провода соединяются с общим, на них — лог. 0. Провод B_6 не соединен с общим, на нем — лог. 1, что означает число 6.

4.6. МНОГОСЕГМЕНТНЫЙ ИНДИКАТОР. В устройствах визуальной индикации десятичных и шестнадцатиричных цифр используются многосегментные знаковосинтезирующие индикаторы на светодиодах или жидких кристаллах. Распространение получили **семисегментные индикаторы**, состоящие из 7 сегментов, которые излучают свет (светодиоды) или изменяют свою прозрачность (элементы на жидких кристаллах).

Условное обозначение семисегментного индикатора изображено на рис. 4.13.2. Для его согласования со счетчиком используется дешифратор, преобразующий двоичный код в семисегментный. На вход дешифратора поступает четырехразрядное двоичное число $\overline{a_3 a_2 a_1 a_0}$, при этом на выходах появляется комбинация лог. 0 и 1. Появление лог. 0 вызывает свечение соответствующего элемента индикатора (см. таблицу на рис. 4.15).

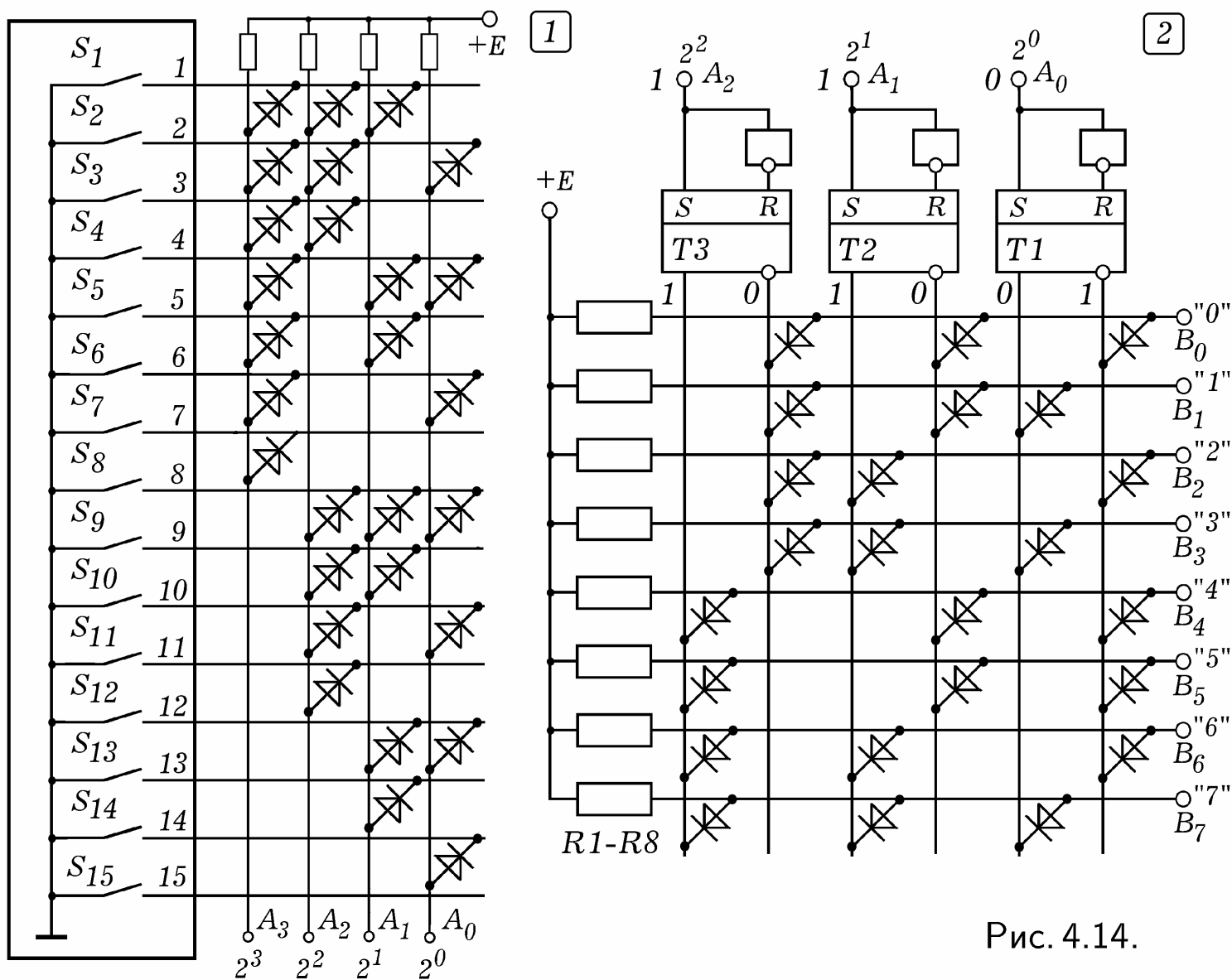


Рис. 4.14.

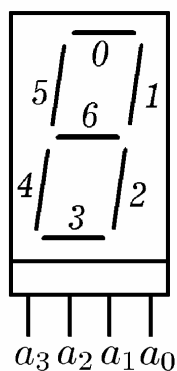


Рис. 4.15.

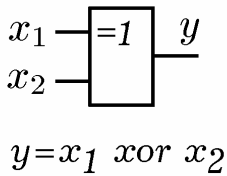
C	a_3	a_2	a_1	a_0	F_0	F_1	F_2	F_3	F_4	F_5	F_6
0	0	0	0	0	0	0	0	0	0	0	1
1	0	0	0	1	1	0	0	1	1	1	1
2	0	0	1	0	0	0	1	0	0	1	0
3	0	0	1	1	0	0	0	0	1	1	0
...
7	0	1	1	1	0	0	0	1	1	1	1
8	1	0	0	0	0	0	0	0	0	0	0
9	1	0	0	1	0	0	0	0	1	0	0

4.7. ОДНОРАЗРЯДНЫЙ И МНОГОРАЗРЯДНЫЙ СУММАТОР.

Сумматор выполняет сложение двух двоичных чисел. Одноразрядным сумматором является логический элемент "исключающее ИЛИ"

(рис. 4.16.1), выполняющий операцию сложения по модулю 2 (операция *xor*, рис. 4.17.1). Его отличие от элемента ИЛИ в том, что $1 \text{ xor } 1 = 0$, а у элемента ИЛИ $1 \text{ or } 1 = 1$. На рис. 4.16.2 и 4.16.3 изображены схемы **полу-сумматора** и **одноразрядного сумматора**. В одноразрядном сумматоре используется логический элемент с 6 входами x_i ($i = 1, 2, \dots, 6$), состояние выхода y которого определяется функцией: $y = x_1 \cdot x_2 + x_3 \cdot x_4 + x_5 \cdot x_6$. На входы сумматора поступают две двоичные цифры A_i и B_i и цифра переноса C_i из младшего разряда. На выходе — сумма S_i и цифра переноса C_{i+1} в старший разряд. Таблица истинности для схемы на рис. 4.16.3 приведена на рис. 4.17.2. Параллельные сумматоры n -разрядных чисел состоят из n одноразрядных сумматоров, которые соединены цепями переноса из младшего разряда в старший.

исключающее ИЛИ



1

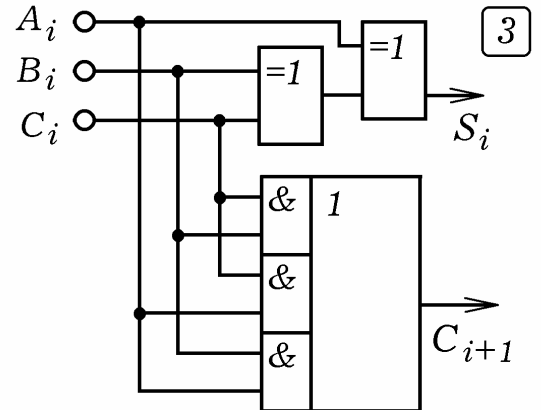
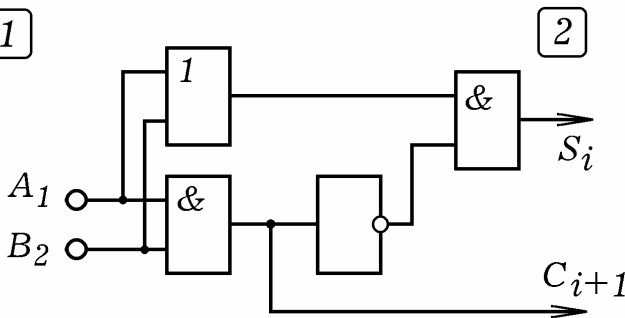


Рис. 4.16.

Операция сложения позволяет реализовать все остальные арифметические действия. Чтобы из двоичного числа a вычесть b , необходимо их перевести в **дополнительный код**, а затем сложить. Умножение или деление можно представить как многократное сложение или вычитание. В состав микропроцессора входит арифметико-логическое устройство, содержащее комбинационный сумматор (рис. 4.17.3). Он состоит из двух регистров 1 и 2 для хранения операндов, собственно сумматор и регистр 3, в который записывается результат сложения. При поступлении сигнала от устройства управления происходит сложение и результат записывается в регистр 3, откуда он может переслан в регистр 1.

1

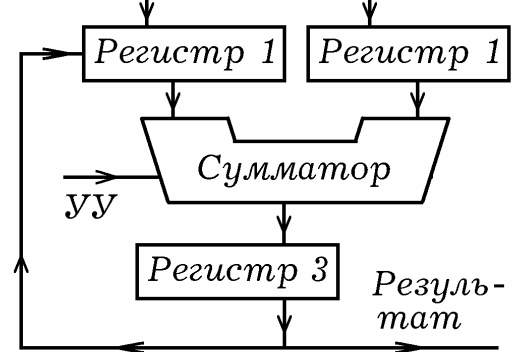
x_1	x_2	y
0	0	0
0	1	1
1	0	1
1	1	0

2

A_i	B_i	C_i	S_i	C_{i+1}
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
1	1	0	0	1
0	1	1	0	1
...

Рис. 4.17.

Операнд 1 Операнд 2 3



4.8. МУЛЬТИПЛЕКСОР И ДЕМУЛЬТИПЛЕКСОР. А как сделать так, чтобы по одному каналу связи одновременно передавались бы сообщения от нескольких источников? Технически это можно осуществить двумя способами: 1) путем **частотного разделения**: каждое сообщение переносится колебаниями определенной частоты, которые выделяют-

ся приемным устройством с помощью резонансных фильтров; 2) путем **временного разделения**: в течение небольшого промежутка времени Δt (например, 1 мс) по каналу связи передается информация от источника 1, в течение следующего промежутка времени Δt — от источника 2 и т.д., после чего все повторяется снова с высокой частотой. Временное разделение канала связи также называют **мультиплексированием**.

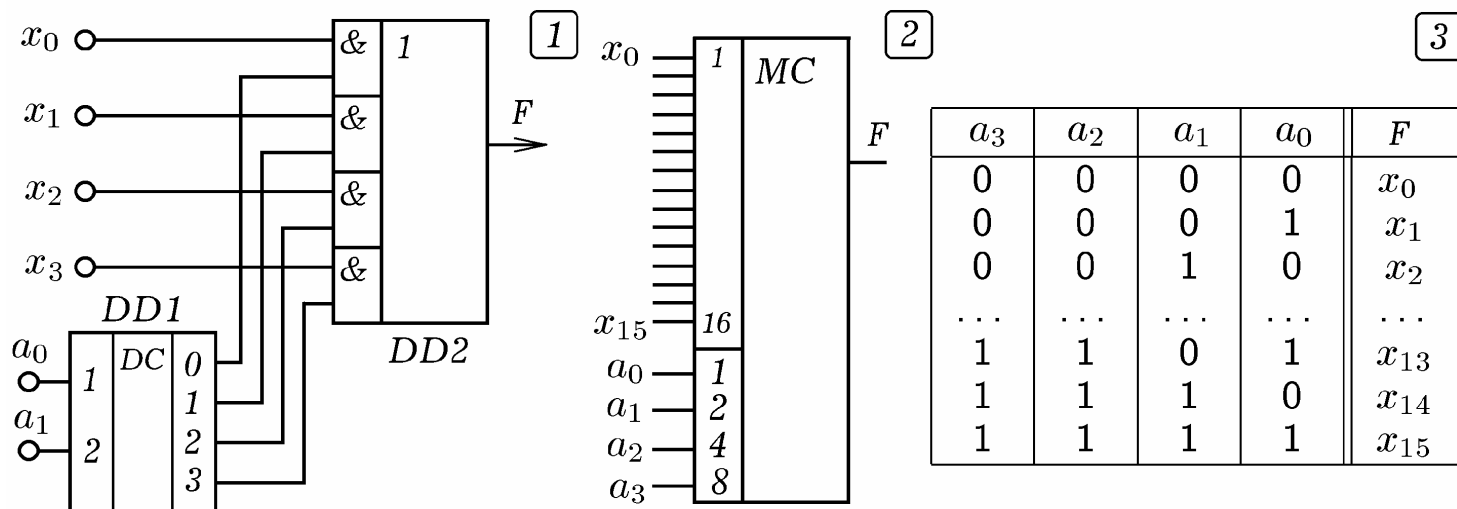


Рис. 4.18.

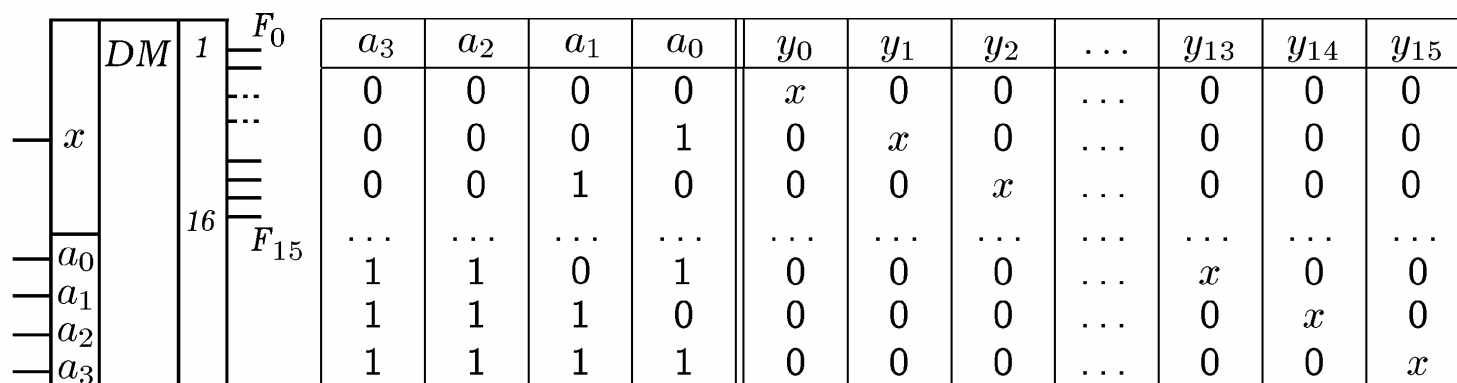


Рис. 4.19.

Мультиплексор — это цифровой многопозиционный переключатель с $n = 2^m$ информационными входами x_0, x_1, \dots, x_{n-1} , с m адресными входами a_0, a_1, \dots, a_{m-1} и одним выходом F (рис. 4.18.1 и 2). При подаче на адресные входы двоичного кода соответствующий информационный вход соединяется с выходом (таблица на рис. 4.18.3). Принципиальная схема мультиплексора на 4 входа изображена на рис. 4.18.1. На адресные входы a_0, a_1 DD1 подается двоичное слово 00, 01, 10 или 11, при этом на 0, 1, 2 или 3 выходе дешифратора DD1 появляется лог. 1 и сигнал с информационного входа x_0, x_1, x_2 , или x_3 элемента DD2 поступает на выход F . Для восстановления мультиплексированной информации используется **демультиплексор**, имеющий один информационный вход x , m адресных входов a_0, a_1, \dots, a_{m-1} и $n = 2^m$ выходов F_0, F_1, \dots, F_{n-1} (рис. 4.19). На адресные входы подается двоичный код, например, $1010_2 = 10_{10}$, и информационный вход коммутируется с десятым выходом демультиплексора. Схема коммутации 16 каналов связи на 1, содержащая мультиплексор, демультиплексор, генератор тактовых импульсов и два счетчика, приведена на рис. 4.20. Генератор G1 вырабатывает импульсы, счетчики DD1 и DD3

их считают, и на адресные входы мультиплексора DD2 и демультиплексора DD4 одновременно подаются одинаковые двоичные коды. При этом канал связи одновременно соединяется с соответствующими входами DD2 и выходами DD4.

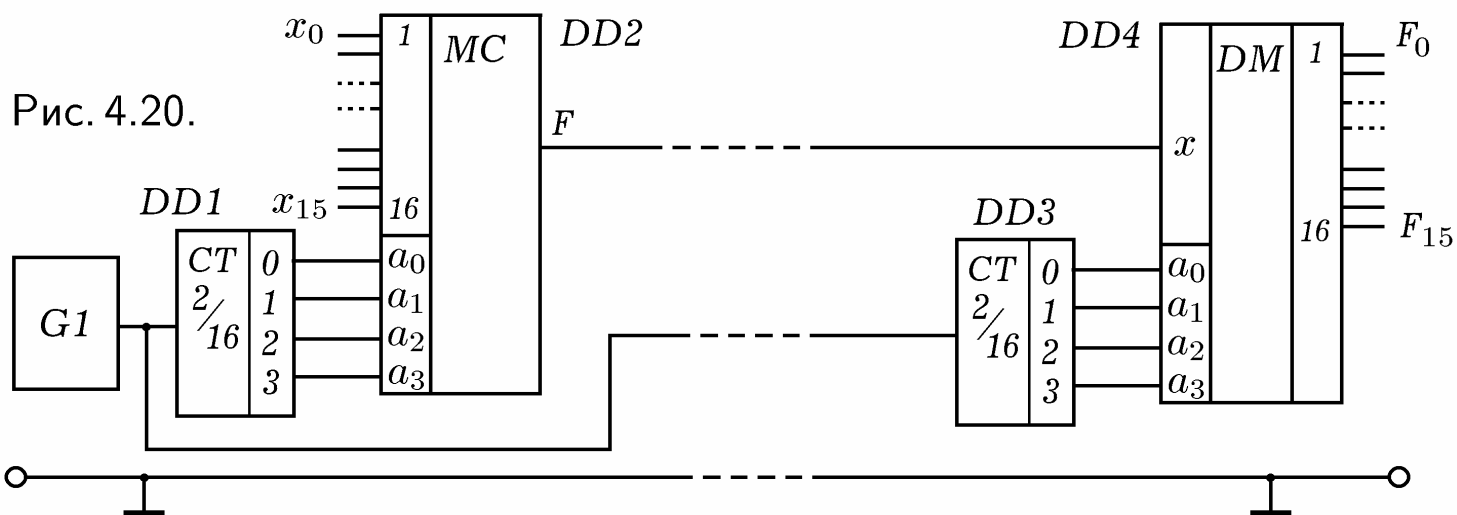


Рис. 4.20.

4.9. МАГНИТНАЯ ЗАПИСЬ ЦИФРОВОЙ ИНФОРМАЦИИ. Многие современные цифровые приборы имеют память, — **запоминающие устройства (ЗУ)**, использующиеся для хранения информации. Например, стиральная машина выполняет последовательность операций в соответствии с программой, хранящейся в ЗУ. Или телевизор после настройки каналов на определенные частоты вещания, регулировки яркости и громкости запоминает введенную информацию. Калькулятор, сотовый телефон, смартфон, не говоря уже о фото- и видеокамерах и компьютере, — все эти приборы содержат одно или несколько запоминающих устройств, в которых хранится программа и данные.

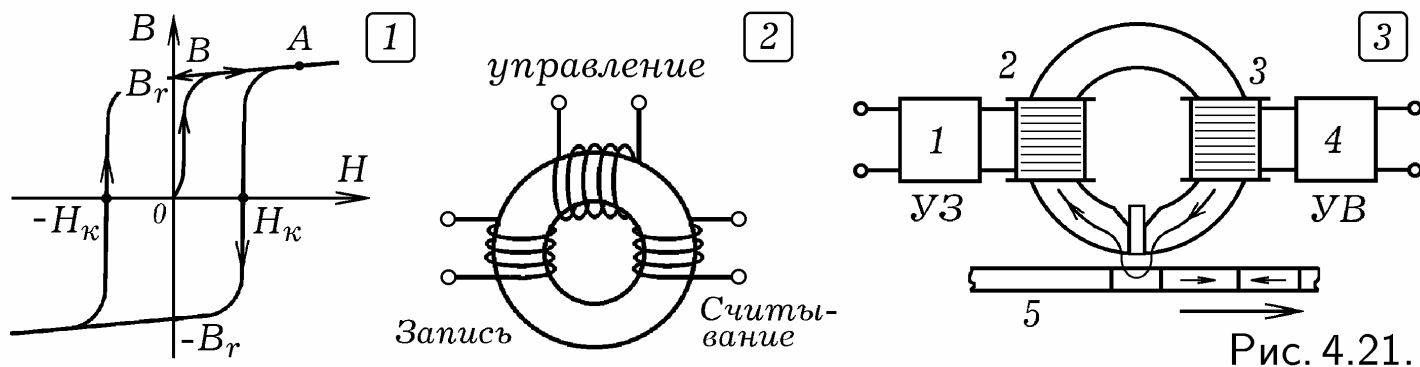


Рис. 4.21.

Магнитная запись информации основана на способности ферромагнетиков намагничиваться, то есть "запоминать" факт нахождения в магнитном поле. Если стальной гвоздь на некоторое время внести в магнитное поле, то он **намагнитится**, то есть превратится в постоянный магнит. На рис. 4.21.1 показана зависимость индукции магнитного поля B , характеризующей намагниченность ферромагнитного образца, от напряженности H , которая пропорциональна намагничивающей силе, равной произведению числа витков в намагничивающей обмотке и силы тока ($H \sim F = NI$). При создании вблизи ненамагниченного ферромагнетика (точка 0) магнитного поля происходит его намагничивание (точка А). Это обусловлено тем, что существенная часть **доменов** (областей спонтанной намагниченности) переориентируются по полю. После выключения поля

ферромагнетик сохраняет **остаточную намагниченность** B_r (точка В). В случае, когда намагничивающая сила периодически изменяется, точка на плоскости B и H выписывает **кривую гистерезиса**.

В ЭВМ второго и третьего поколений использовались **ЗУ на ферритовых кольцах**. Это блок, состоящий из десятка двумерных матриц, содержащих элементарные ячейки памяти. Каждая ячейка представляет собой ферромагнитное кольцо (рис. 4.21.2), которое может находиться в двух намагниченных состояниях, соответствующих лог. 0 и 1. На кольце размещены обмотка управления, входная обмотка записи и выходная обмотка считывания. При пропускании через обмотку записи тока $i = +I$ ферритовое кольцо намагничивается до состояния $+B_r$, что соответствует лог. 1. Если пропускать ток в обратном направлении $i = -I$, то кольцо намагничивается до состояния $-B_r$, что означает лог. 0. Чтобы считать информацию, через обмотку управления пропускают импульс тока $-I$. Если в ячейке памяти записана лог. 1, то происходит перемагничивание кольца из $+B_r$ в $-B_r$, и в выходной обмотке возникает импульс напряжения. Если хранится лог. 0, то перемагничивания не происходит, в выходной обмотке напряжение остается равным 0.

Рассмотрим **принцип записи сигнала на магнитную ленту** (диск, барабан). Электрические импульсы (колебания), несущие полезную информацию, после усиления поступают на магнитную головку, мимо которой движется магнитная лента, представляющая собой гибкую ленту с ферромагнитным покрытием (рис. 4.21.3). В результате происходит намагничивание отдельных участков ленты в ту или иную сторону. В режиме воспроизведения магнитная лента протягивается мимо магнитной головки так, что ее намагниченные участки создают в сердечнике переменное магнитное поле. Это приводит к возникновению переменного напряжения в обмотке, которое подается на усилитель воспроизведения и затем на динамик. Так работают накопители информации на гибком и жестком дисках (НГМД и НЖМД), стримеры, цифровые магнитофоны, запоминающие устройства в некоторых видеокамерах т.д.

4.10. ПОСТОЯННОЕ ЗАПОМИНАЮЩЕЕ УСТРОЙСТВО. При записи информации на магнитную ленту или диск пользователь не может обратиться к тому или иному байту по отдельности, так как у них нет адреса. Это **неадресуемая память**.

Адресуемая память реализуется на микросхемах ОЗУ и ПЗУ. Микросхема ПЗУ является энергонезависимым запоминающим устройством. В нее вшита программа, которую компьютер начинает выполнять при включении: он осуществляет самотестирование и определение конфигурации входящих в него устройств, а затем запускает программу-загрузчик. ПЗУ состоит из ИС, программируемых в процессе изготовления или после него. Они имеют матричную структуру и представляют собой систему параллельных проводников, которые в узлах соединены перемычками — полупроводниковыми диодами. Наличие или отсутствие перемычки соответствует логическому 0 или 1 в данной ячейке памяти. Программирование ПЗУ состоит в прожигании перемычек по требуемым адре-

сам. Микросхему ПЗУ можно считать преобразователем n -разрядного кода адреса в m -разрядный код прочитанного слова.

Различают: 1) **масочные ПЗУ**; содержащаяся в них информация определяется рисунком технологического шаблона (быстродействие 30–70 нс); 2) **однократно программируемые ПЗУ (ППЗУ)**; запись информации осуществляется путем прожигания ячеек памяти в специальных устройствах — программаторах; 3) **многократно репрограммируемые ПЗУ (РПЗУ)** с ультрафиолетовым или электрическим стиранием информации.

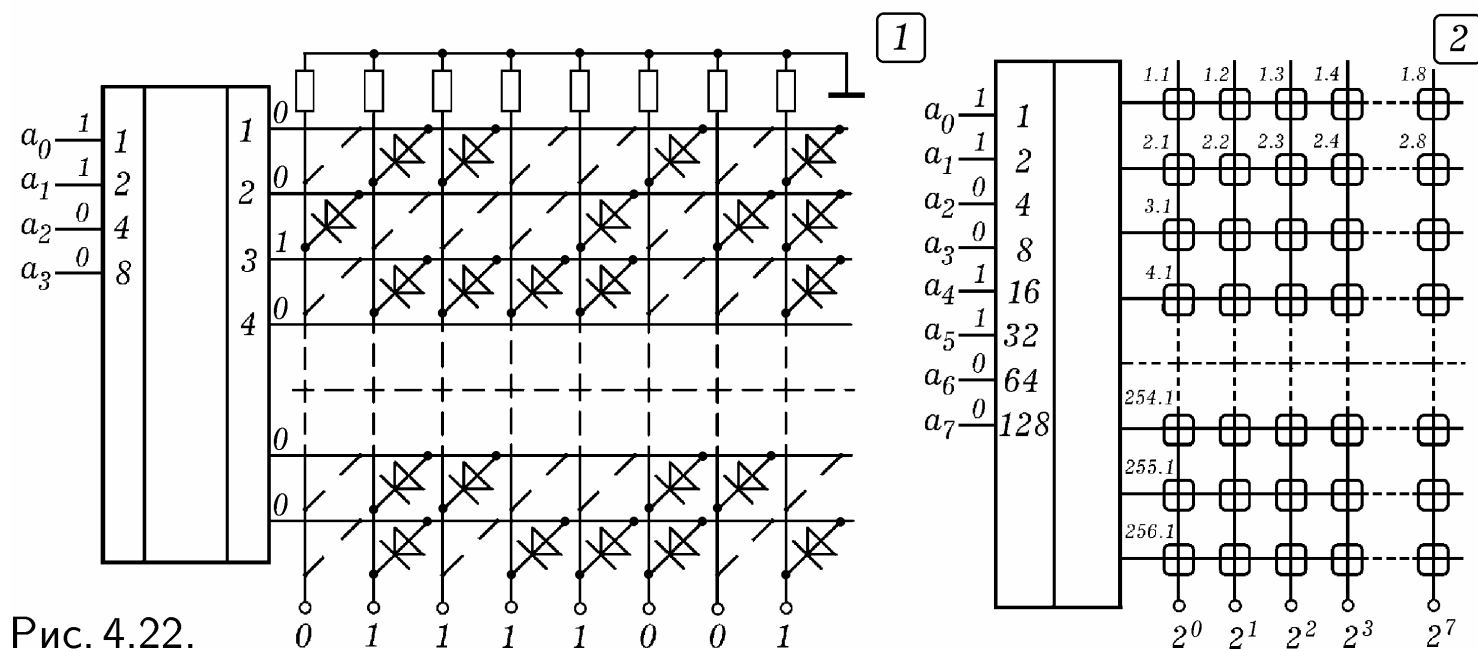


Рис. 4.22.

Однократно программируемая микросхема ППЗУ содержит дешифратор адреса, адресные шины (горизонтальные), разрядные шины (вертикальные) и матрицу запоминающих элементов (рис. 4.22.1). Этими элементами являются диоды или транзисторы с плавкой перемычкой. Чтобы запрограммировать микросхему ПЗУ ее вставляют в **программатор**, — специальное устройство в котором на соответствующие выводы микросхемы подаются импульсы напряжения. Это приводит к сгоранию некоторых перемычек, микросхема ПЗУ запоминает информацию. При считывании информации на адресные входы дешифратора подается двоичный код, например, $0011_2 = 3_{10}$. На выводе 3 дешифратора появляется лог. 1, а на разрядных шинах — содержимое ячейки памяти с адресом 0011. Иногда перемычка состоит из двух встречно включенных диодов; при программировании один из диодов пробивается импульсом тока, в нем образуется короткое замыкание.

Многократно репрограммируемые РПЗУ создаются на основе МОП-технологий. Запоминающим элементом является МНОП-транзистор (металл-нитрид кремния-окисел-полупроводник) или лавинно-инжекционный МОП-транзистор с плавающим затвором (ЛИЗМОП-транзистор). Микросхема РПЗУ с ультрафиолетовым стиранием имеет специальное окошко для освещения кристалла УФ лучами.

Запоминающая МДП-структура (рис. 4.23.1) состоит из подложки П, которая отделена от затвора З слоями диоксида кремния SiO_2 и нитрида кремния Si_3N_4 . Слой нитрида кремния не пропускает электроны. Если

на затвор подать положительный потенциал, то электроны притянутся к границе этих двух слоев и останутся там после окончания импульса записи. Транзистор открывается, записана лог. 1. Для записи лог. 0 на затвор подают отрицательный потенциал, электроны вытесняются в подложку, транзистор закрывается.

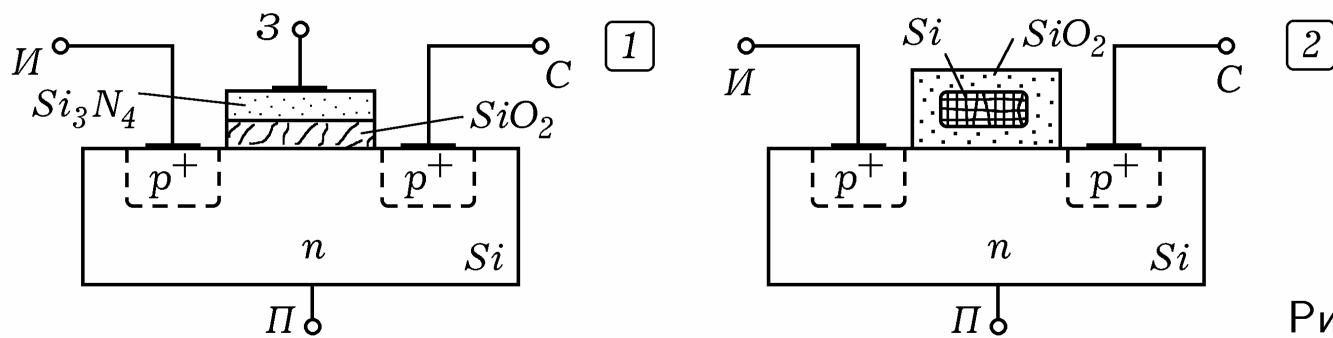


Рис. 4.23.

Структура ЛИЗМОП–транзистора с плавающим затвором (без вывода) изображена на рис. 4.23.2. Затвор из кремния сформирован внутри диэлектрика и изолирован от подложки слоем SiO_2 . Для записи лог. 1 на исток и сток транзистора подают отрицательный относительно подложки потенциал. Электроны устремляются по направлению к затвору, тот заряжается отрицательно. При этом между стоком и истоком возникает проводящий канал. Заряд затвора сохраняется несколько лет. Для стирания информации поверхность транзистора облучают ультрафиолетом.

4.11. ОПЕРАТИВНАЯ ПАМЯТЬ. Оперативное ЗУ предназначено для хранения информации (программ и данных), непосредственно участвующей в работе ЭВМ в текущий или в последующие моменты времени. ОЗУ — энергозависимая память, то есть при отключении питания записанная в ней информация теряется. Она дискретна и состоит из нескольких больших интегральных схем (БИС), содержащих матрицы ячеек памяти, каждая из которых способна находиться в двух устойчивых состояниях и хранить 1 бит информации. ОЗУ адресуема: каждый байт (8 ячеек по 1 биту) имеет свой адрес — порядковый номер. Доступ к байтам ОЗУ происходит по адресам. Так как ОЗУ позволяет обратиться к произвольному байту, то эта память называется **памятью произвольного доступа** (RAM — Random Access Memory).

Микросхема ОЗУ с **одномерной адресацией** включает в себя дешифратор адреса и двумерную матрицу запоминающих элементов, состоящую из системы адресных (горизонтальных) и разрядных (вертикальных) проводов, в местах пересечения которых расположены ячейки памяти емкостью 1 бит (рис. 4.22.2). Если на адресные входы микросхемы (входы дешифратора) подать двоичный код 110...0 адреса считываемого или записываемого байта, то на соответствующем адресном проводе появится лог. 1 и активизируются 8 элементарных ячеек ОЗУ с адресом 110...0. При считывании на информационных выходах появляется комбинация 0 и 1, хранящаяся в байте с указанным адресом. При записи на информационные входы подается комбинация лог. 0 и 1, которая сохраняется в соответствующих ячейках памяти. Если адресная шина имеет n проводов, то объем такой памяти равен 2^n байт.

Рассмотрим **ЗУ с двумерной адресацией**, осуществляющую побитовую запись и считывание информации (рис. 4.24.1). Адресный код $k_1 + k_2$ делится на две части: k_1 разрядов задают строку, k_2 разрядов — столбец; они подаются на дешифраторы адреса DD1 и DD2. Так выбирается требуемая ячейка памяти, находящаяся на пересечении активных выходов дешифраторов. Чтобы создать ЗУ для восьмиразрядных слов вместо одного запоминающего элемента подключают восемь ЗЭ так, что получается трехмерная матрица ЗЭ.

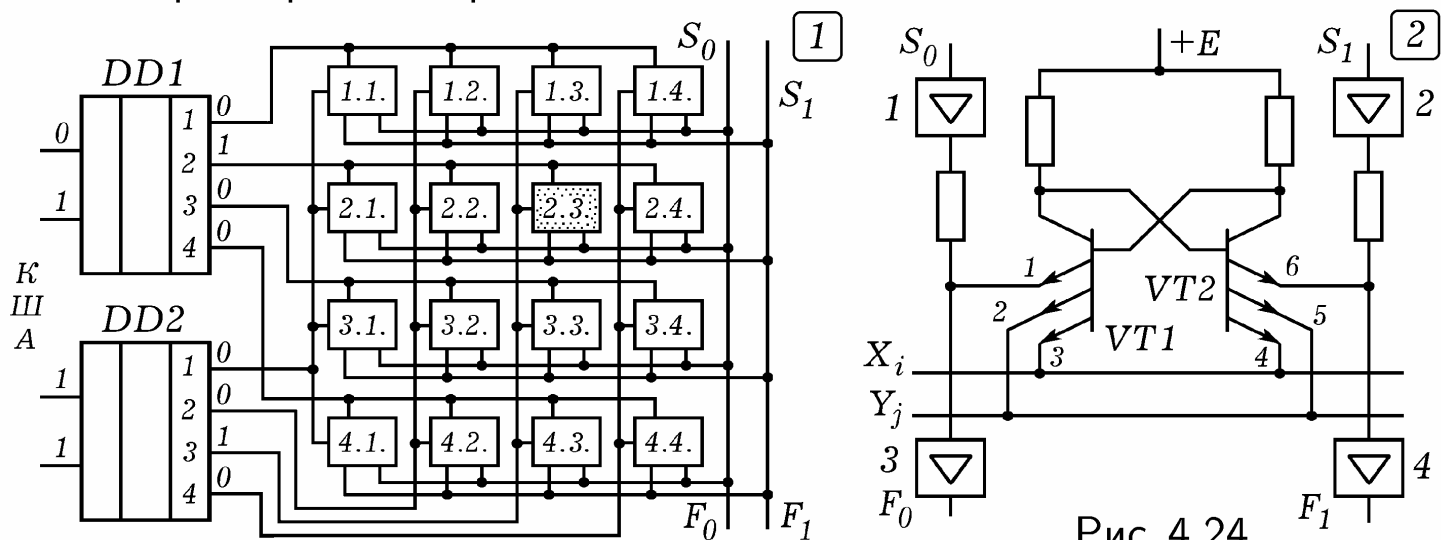


Рис. 4.24.

Оперативная память включает в себя медленную **динамическую память DRAM** и быструю **статическую память SRAM**. Статическая память SRAM при наличии питания хранит информацию сколько угодно долго, имеет высокое быстродействие (время доступа 1–10 нс), и может работать на частоте системной шины ЭВМ. Статический запоминающий элемент (ЗЭ) состоит из триггера из двух транзисторах, усилителей записи 1, 2 и считывания 3, 4 (рис. 4.24.2). Когда хотя бы на одной адресной шине X_i или Y_j лог.0, ЗЭ находится в режиме хранения: сигналы на эмиттерах 1 и 6 не изменяют состояние триггера, запись информации невозможна. В режиме записи на адресные шины X_i и Y_j подаются лог. 1, эмиттерные переходы 2, 3, 4 и 5 закрываются и триггер управляется сигналами, подаваемыми на эмиттеры 1 и 6. Если $S_0 = 1$ и $S_1 = 0$, то VT1 закроется, VT2 откроется, и в ЗЭ запишется лог. 1. В режиме считывания на выходах усилителей записи $S_0 = 1$ и $S_1 = 1$, и они не шунтируют входы усилителей считывания F_0 и F_1 . Переходы 2, 3, 4 и 5 закрыты, так как $X_i = 1$ и $Y_j = 1$. Если VT2 открыт то ток эмиттера 6 попадает в разрядную шину и усиливается усилителем считывания, на его выходе $F_1 = 1$.

В **динамических ОЗУ** (рис. 4.25.1) элементом памяти является входная паразитная емкость C_n полевого транзистора VT2. При записи лог. 1 эта емкость (конденсатор C_n) заряжается, полевой транзистор VT2 открывается, а при записи 0 — емкость разряжается, транзистор закрывается. Транзисторы VT1 и VT3 используются для подключения элемента к линиям записи (ЛЗ) и чтения (ЛЧ), затворы которых подключены к линии выбора элемента (ЛВЭ). Схема считывания разряжает через себя конденсатор, и чтобы записанная информация сохранилась, подзаряжает его до прежнего уровня. Со временем конденсатор разряжается, информация те-

руется, такая память требует периодической **регенерации** (обновления) и может работать только в динамическом режиме. На рис. 4.25.2 приведена схема однотранзисторного ЗЭ. При появлении на линии выбора элемента (ЛВЭ) лог. 1, транзистор открывается и левая пластина конденсатора записи C_3 соединяется с линией записи-чтения (ЛЗЧ).

Флэш-память подобна перепрограммируемой ПЗУ с электрической записью и стиранием информации (до 10^5 циклов). Стирание осуществляется большими блоками одновременно (flash — вспышка, мгновение). Ее основой является матрица запоминающих элементов на ЛИЗМОП-транзисторах, работающая в режиме произвольного доступа.

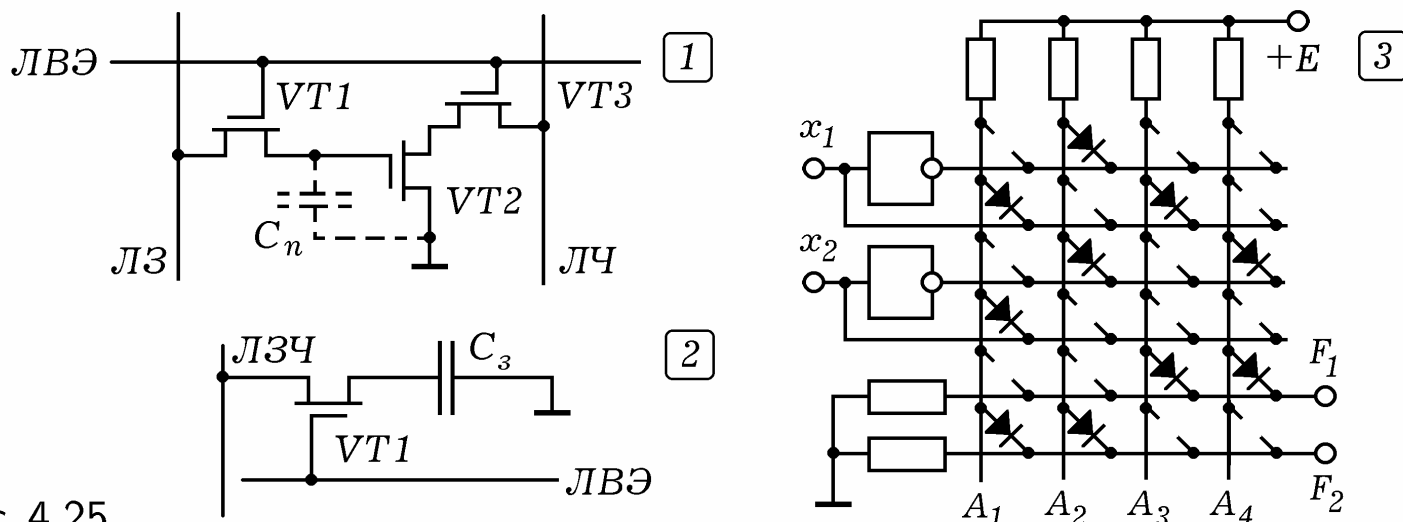


Рис. 4.25.

4.12. ПРОГРАММИРУЕМЫЕ ИНТЕГРАЛЬНЫЕ СХЕМЫ. Использование БИС и СБИС экономически целесообразно лишь при больших объемах выпускаемых электронных устройств. Если необходима небольшая серия, то используют универсальные **программируемые логические интегральные схемы (ПЛИС)**, структура которых задается после изготовления путем создания или уничтожения соответствующих связей с помощью программатора. ПЛИС состоит из входных каскадов, матрицы И, матрицы ИЛИ и выходных каскадов. По архитектуре ПЛИС разделяют на программируемые логические матрицы ПЛМ, программируемую матричную логику ПМЛ, базовые матричные кристаллы БМК, программируемые вентильные матрицы ПВМ, программируемые коммутируемые матричные блоки ПКМБ. В ПЛИС (как и в ПЗУ) для создания связей используются: 1) диодные или транзисторные переключатели (однократное программирование); 2) ЛИЗМОП-транзисторы с двойным затвором и ключевые транзисторы (многократно программируемые ПЛИС).

На заводе изготавливается ИС, в которой линии строк и столбцов соединены переключками. С помощью специального устройства (программатора) пережигают переключки между вертикальными и горизонтальными проводами, осуществляя однократное программирование ПЛИС. В качестве примера рассмотрим схему ПЛМ, представленную на рис. 4.25.3. Состояния вертикальных проводов A_1, A_2, A_3, A_4 определяются состояниями входов x_1 и x_2 : $A_1 = x_1 \cdot x_2$, $A_2 = \bar{x}_1 \cdot \bar{x}_2$, $A_3 = x_1$, $A_4 = \bar{x}_2$. Состояния выходов: $F_1 = A_3 + A_4 = x_1 + \bar{x}_2$, $F_2 = A_1 + A_2 = x_1 \cdot x_2 + \bar{x}_1 \cdot \bar{x}_2$.

5. ЦИФРОВЫЕ ПРИБОРЫ. УСТРОЙСТВО ЭВМ

5.1. ЦИФРОВОЙ ИЗМЕРИТЕЛЬ ВРЕМЕНИ И ЧАСТОТЫ. Любой цифровой измерительный прибор (мультиметр, электронные часы) содержит счетчик импульсов. **Двухразрядный счетчик импульсов** (рис. 5.1) состоит из двоично-десятичных счетчиков DD1 и DD2, дешифраторов DD3, DD4 и семисегментных индикаторов HG1 и HG2. При поступлении на вход x последовательности импульсов, на четырех выходах (выводы 12, 9, 8, 11) счетчика DD1 появляется двоичное число, равное количеству этих импульсов. Оно подается на дешифратор DD3, который преобразует двоичный код в семисегментный и вызывает свечение соответствующих сегментов индикатора HG1. Когда число поступивших импульсов достигает 10, счетчик обнуляется. Импульс с выхода $2^3 = 8$ (вывод 11) подается на счетчик DD2, соответствующий второму разряду. При нажатии на кнопку сброса S1 происходит обнуление счетчиков DD1 и DD2, на индикаторах HG1 и HG2 появляются нули.

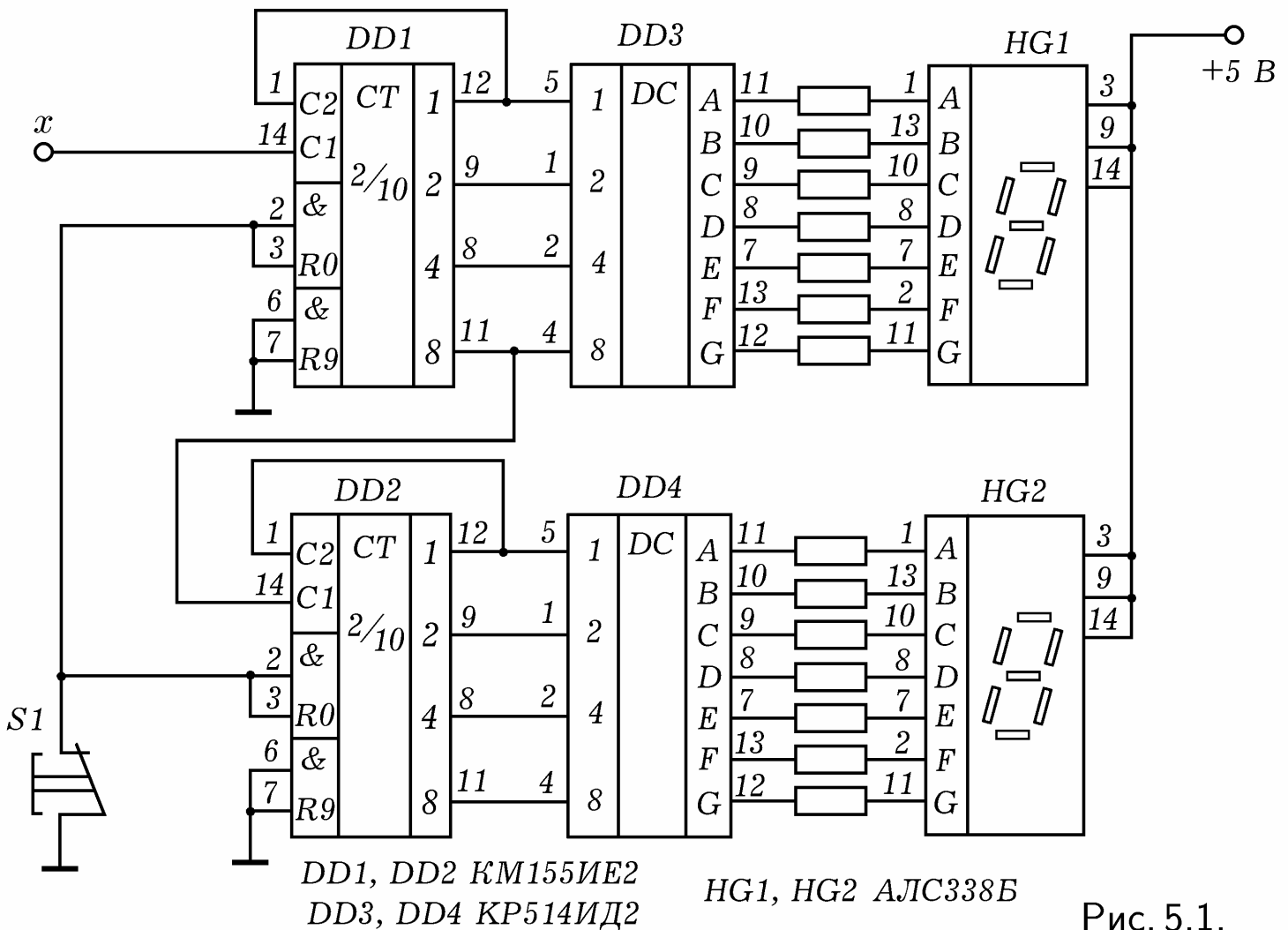


Рис. 5.1.

Электронный измеритель времени состоит из генератора счетных импульсов, ключевого элемента и счетчика импульсов (рис. 5.2.1). В простейшем случае ключевым элементом может являться элемент 2И. Генератор вырабатывает счетные импульсы известной частоты (например, $f = 1$ кГц). К управляющим входам ключевого элемента подключены дат-

чики, при срабатывании которых он открывается на время, равное длительности исследуемого процесса Δt . Пока ключевой элемент открыт, импульсы с генератора проходят через него на вход счетчика, а тот их считает. Измеряемое время равно $\Delta t = NT = N/f$, где N — число сосчитанных импульсов.

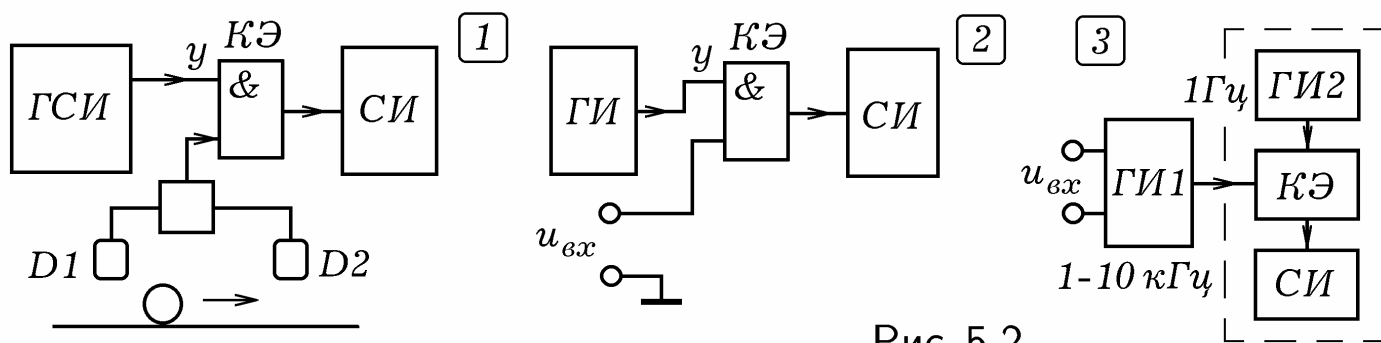


Рис. 5.2.

Электронный частотомер (рис. 5.2.2) используется для измерения частоты импульсов. Генератор импульсов вырабатывает управляющие импульсы частотой, допустим, $f_1 = 0,5$ Гц и длительностью $\Delta t = 1$ с, которые поступают на управляющий вход ключевого элемента. Пока он открыт, входные импульсы частотой $f \gg f_1$ поступают на вход счетчика, тот их считает. Через $\Delta t = 1$ с ключевой элемент закрывается. Перед новым открыванием ключевого элемента происходит обнуление счетчика. На его индикаторах периодически высвечивается число входных импульсов, прошедших через ключевой элемент за $\Delta t = 1$ с. Это позволяет определить их частоту f .

В **электронном цифровом вольтметре** осуществляется аналого-цифровое кодирование. При **частотно-импульсном преобразовании** напряжения в частоту измеряемое напряжение управляет работой генератора так, что частота f , вырабатываемых импульсов, изменяется пропорционально $U_{вх}$. Импульсы поступают на вход цифрового частотомера, который измеряет f (рис. 5.2.3). При использовании **время-импульсного преобразования** измеряемое напряжение $U_{вх}$ управляет работой генератора прямоугольных импульсов так, что изменяется их длительность Δt (рис. 5.3.3 и 4). Если к цифровому вольтметру подключить датчики-преобразователи, то получится **мультиметр**, измеряющий силу тока, сопротивление, температуру, освещенность и т.д.

5.2. ЦИФРО-АНАЛОГОВЫЙ ПРЕОБРАЗОВАТЕЛЬ. Допустим, Вы захотели превратить персональный компьютер в генератор импульсов заданной формы. Для этого необходимо написать программу, которая через равные промежутки времени посылает в параллельный LPT-порт двоичные числа, соответствующие формируемому сигналу. Для автоматического преобразования цифрового кода в эквивалентное ему напряжение используется **цифро-аналоговый преобразователь** (ЦАП). В простейшем случае ЦАП может содержать конденсатор, который заряжается последовательностью из N эталонных импульсов, равных двоичному числу, подаваемому на входы ЦАП. Напряжение на конденсаторе пропорционально N .

На рис. 5.3.1 представлена схема ЦАП на резисторах. Если на входы

x_1, x_2, \dots, x_8 подается комбинация логических нулей и единиц, соответствующее некоторому двоичному числу $\overline{a_8 a_7 \dots a_1}$, то на выходе y получается напряжение, пропорциональное этому числу.

Пусть на вход x_3 подается напряжение U_0 , а на все остальные входы — лог. 0 (они заземлены). Сопротивление резисторов выше точки С и ниже точки С равно $2R$ (рис. 5.3.1). Поэтому потенциал точки С составляет $\varphi_C = U_0/3$. Потенциал точки D меньше в 2 раза: $\varphi_D = \varphi_C/2$, потенциал точки E меньше в 4 раза: $\varphi_E = \varphi_C/4$ и т.д., выходное напряжение меньше φ_C в 32 раза: $U_y = \varphi_H = \varphi_C/32$. Итак, при подаче на i -ый вход напряжения U_0 потенциал выхода увеличивается на $U_0 2^{-(8-i)}/3$. Если на входы x_1, x_2, \dots, x_8 подать комбинацию лог. 0 и 1, соответствующую двоичному числу $\overline{a_8 a_7 \dots a_1}$, то $U_i = U_0 a_i$ и на выходе

$$U_{\text{вых}} = \frac{U_0}{3} \sum_{i=1}^8 \frac{a_i}{2^{8-i}} = \frac{U_0}{3} \left(\frac{a_8}{1} + \frac{a_7}{2} + \frac{a_6}{4} + \dots + \frac{a_2}{2^6} + \frac{a_1}{2^7} \right).$$

Условное изображение ЦАП приведено на рис. 5.3.2. ЦАП широко используются в различных цифровых приборах: магнитофонах, MP3-плеерах, видеокамерах, звуковых платах компьютеров и т.д.

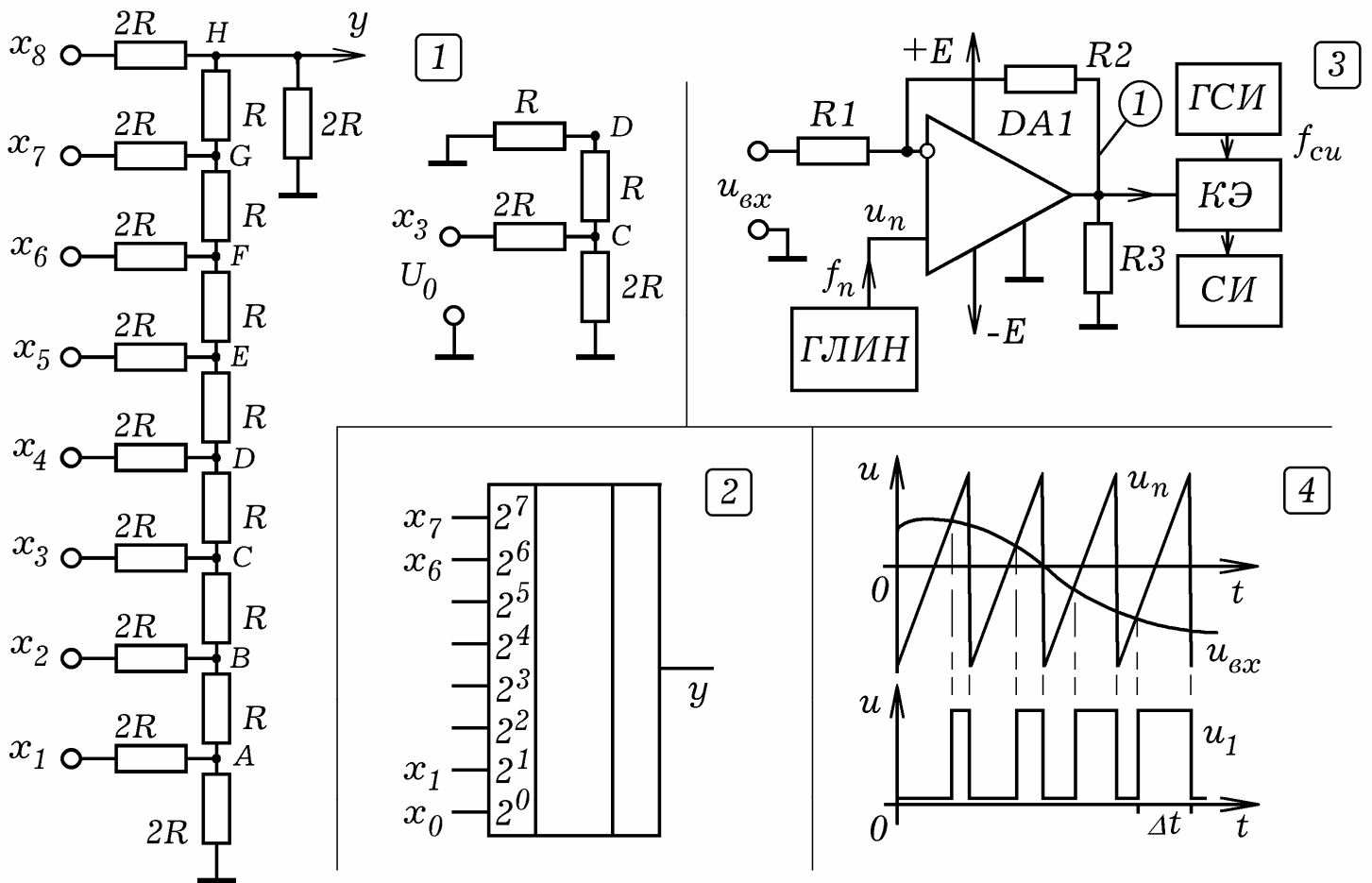


Рис. 5.3.

5.3. АНАЛОГО-ЦИФРОВОЙ ПРЕОБРАЗОВАТЕЛЬ. А как решить обратную задачу, как преобразовать плавно изменяющееся напряжение, поступающее с датчика координаты, в цифровой код? Для этого используется **аналого-цифровой преобразователь (АЦП)**. Простейший АЦП (рис. 5.2.3) состоит из генератора импульсов, частота которых за-

висит от входного напряжения, и цифрового частотомера, содержащего генератор импульсов, ключевой элемент и счетчик. Применяется **метод частотно–импульсного преобразования**: при изменении входного напряжения меняется частота импульсов, что регистрируется частотомером, отградуированным в вольтах (амперах, омах, градусах Цельсия и т.д.). В качестве частотомера может быть использована ПЭВМ, в этом случае результаты измерений записываются в файл. Если необходимо оцифровать координату, то используют РС–генератор, частота которого зависит от сопротивления R резистивного датчика координаты, через который периодически разряжается или заряжается конденсатор C . Чтобы оцифровать плавные изменения температуры или освещенности в качестве датчика используют термо– или фоторезистор.

Рассмотрим **последовательный АЦП**, в котором осуществляется **время–импульсное преобразование** входного напряжения. Он состоит из генератора линейно–импульсного (пилообразного) напряжения ГЛИН, компаратора на базе ОУ, и электронно–цифрового измерителя времени, который включает в себя генератор счетных импульсов, ключевой элемент и счетчик импульсов (рис. 5.3.3). ГЛИН вырабатывает пилообразные импульсы u_n частотой f_n , которые поступают на один вход компаратора, а на другой вход подается исследуемое напряжение $u_{вх}$, изменяющееся с частотой $f \ll f_n$ (рис. 5.3.4).

ОУ многократно усиливает разность входных сигналов, поэтому пока $u_n < u_{вх}$ на его выходе низкое напряжение (лог. 0), а когда $u_n > u_{вх}$ — на выходе ОУ появляется напряжение высокого уровня (лог. 1). С появлением следующего пилообразного импульса все начинается снова. В результате на выходе ОУ возникает последовательность прямоугольных импульсов, длительность которых Δt прямо пропорциональна напряжению U (рис. 5.3.4). Они периодически открывают ключевое устройство электронно–цифрового измерителя времени, через которое счетные импульсы с генератора частотой $f_{си} \gg f_n$ поступают на счетчик. Подобные схемы используются в цифровых вольтметрах и мультиметрах. Длительность импульсов может измеряться с помощью ПЭВМ, который запишет результаты в файл и построит график $u_{вх}(t)$.

Структурная схема АЦП, в котором в качестве блока подбора двоичного числа используется компьютер, изображена на рис. 5.4.1. На восьми выходах параллельного порта ПК появляется двоичное число, которое с каждым тактом увеличивается на 1: 00000000, 00000001, ..., 11111111, а затем все повторяется снова. Цифро–аналоговый преобразователь превращает эту последовательность двоичных сигналов в линейно–импульсное (пилообразное) напряжение. Оно подается на один вход компаратора, а на другой его вход поступает исследуемое напряжение. В момент их равенства лог. 0 сменяется лог. 1, что регистрируется компьютером. Результаты измерений записываются в файл, строится график.

Последовательные АЦП имеют невысокое быстродействие. **Параллельный АЦП** (рис. 5.4.2) осуществляет оцифровку аналогового сигнала с бóльшей скоростью. Он включает в себя делитель напряжения, состав-

вленный из резисторов $3R - 2R - 2R - 2R - R$, компараторов и шифратора. Оцифровываемый сигнал поступает на неинвертирующие входы компараторов, а на инвертирующие входы подаются опорные напряжения с делителя равные $0, 1u_0, 0, 3u_0, 0, 5u_0, 0, 7u_0$. Допустим, напряжение на входе составляет $0, 65u_0$, то есть превышает опорные напряжения на первых трех компараторах. В этом случае на их выходах — лог. 1 и на входы шифратора x_3, x_2, x_1, x_0 поступает комбинация 0111. На выходах y_1, y_2, y_3 шифратора получается соответствующий двоичный код.

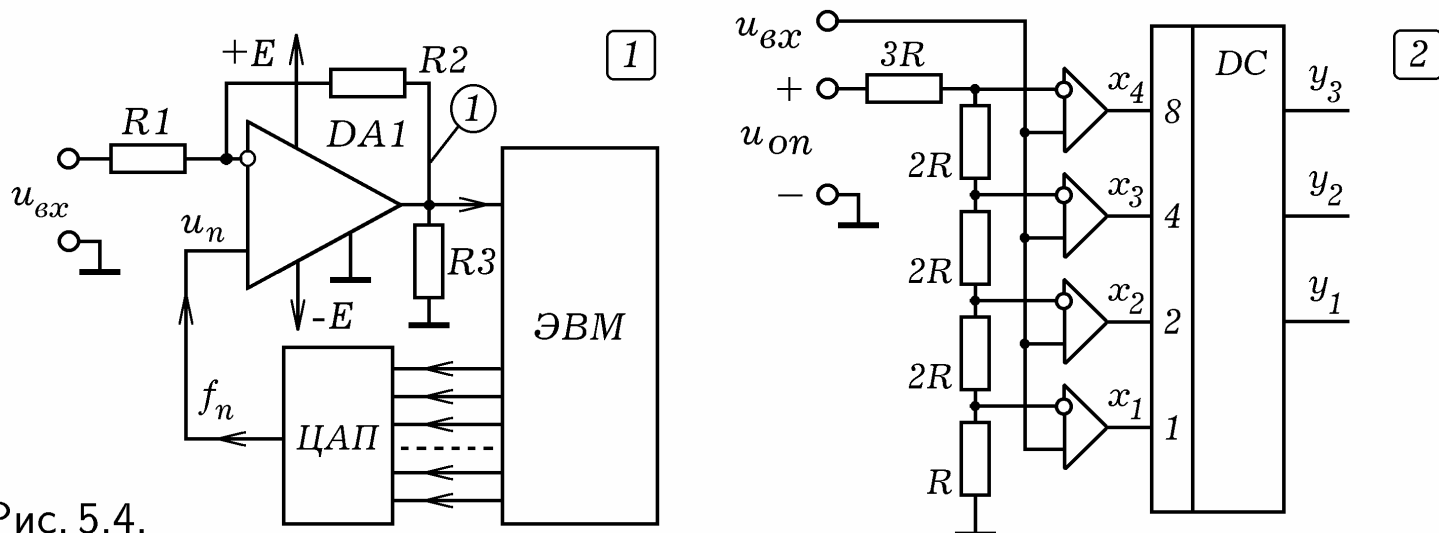


Рис. 5.4.

5.4. ПРИНЦИПЫ РАБОТЫ ЭВМ. СТРУКТУРА ЭВМ. В 1945 г. Нейман разработал структуру ЭВМ, включающую в себя арифметико-логическое устройство (АЛУ), оперативную память (ОЗУ), устройства ввода-вывода (УВВ), устройство управления (УУ). В ОЗУ размещается программа и данные. УУ считывает команду из первой ячейки ОЗУ и обеспечивает ее выполнение, осуществляя арифметические и логические действия, ввод и вывод информации. После этого выполняется следующая команда. Нейман сформулировал принципы:

1. Принцип программного управления: ЭВМ работает по программе, которая находится в ОЗУ и выполняется автоматически; программы дискретны и представляют собой последовательность команд; каждая команда осуществляет отдельный акт преобразования информации.

2. Принцип условного перехода: При выполнении программы возможен переход к той или иной команде в зависимости от промежуточных результатов вычислений; это допускает создание циклов.

3. Принцип хранимой информации: Команды как и операнды представляются в двоичном коде и хранятся в оперативной памяти. При работе команды обрабатываются устройством управления процессора, а операнды — арифметико-логическим устройством.

4. Принцип иерархичности ЗУ: Компромиссом между необходимыми большой емкостью памяти, быстрым доступом к данным, дешевизной и надежностью является составное запоминающее устройство: 1) быстродействующее ОЗУ небольшой емкости (хранение операндов и команд, участвующих в вычислениях); 2) инерционное ВЗУ большой емкости (хранение информации, не участвующей в данный момент в работе ЭВМ).

В современных ЭВМ реализован **магистрально–модульный принцип построения**: ЭВМ состоит из модулей: центрального процессора (ЦП), постоянного запоминающего устройства (ПЗУ), оперативного запоминающего устройства (ОЗУ), внешнего запоминающего устройства (ВЗУ), устройств ввода и вывода (УВВ), подключенных к информационной магистрали (рис. 5.9.1). Эта магистраль включает в себя **кодovou шину команд (КШК), кодovou шину адресов (КША) и кодovou шину данных (КШД)**. При такой архитектуре сокращается аппаратура, стандартизируется процедура обмена информацией, но исключается одновременный обмен между несколькими устройствами. Иногда у ЭВМ выделяют внутреннюю память, с которой обмениваются информацией устройства ввода–вывода, центральный процессор и внешняя память (рис. 5.5.2).

ЦП состоит из устройства управления (УУ), арифметико–логического устройства (АЛУ), микропроцессорной памяти (МПП). **Внутренняя память** ЭВМ включает в себя ПЗУ (самотестирование и загрузка ОС) и ОЗУ (хранение оперативной информации). **Внешняя память** состоит из накопителей на жестком и гибком магнитном диске (НЖМД, НГМД), накопителей на оптическом диске (НОД) CD–ROM или DVD–ROM. К **устройствам ввода** относятся клавиатура, мышь, трекбол, сканер, цифровая фото– и видеокамера. **Устройства вывода**: монитор, ЖК–дисплей, звуковые колонки, принтер, ЖК–проектор. Сопряжение внешних устройств с системной шиной осуществляется с помощью **микроконтроллеров** — устройств с одной или несколькими БИС, содержащих свои процессор, память и систему связи с воздействующими на клавиатуру, монитор, накопитель НЖМД и т.д.

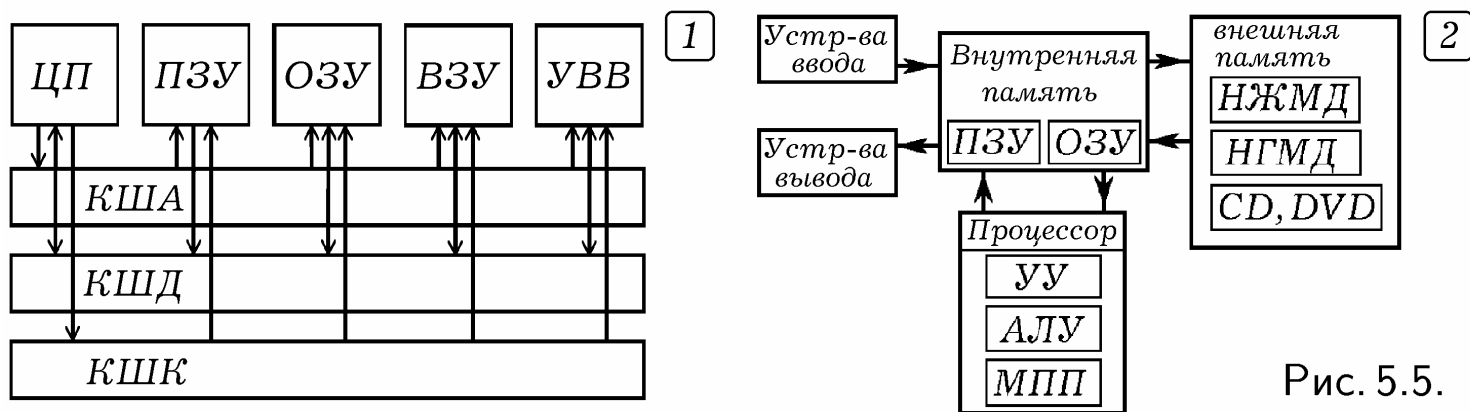


Рис. 5.5.

Обсудим работу ЭВМ неймановской архитектуры (рис. 5.5.1). Для того чтобы записать число в ячейку ОЗУ с некоторым адресом, процессор подает в шину команд код операции записи, в шину адресов — адрес ячейки памяти, а в шину данных — двоичный код записываемого операнда. При считывании содержимого ячейки памяти ОЗУ или ПЗУ в шину команд подается код операции считывания, а шину адресов — адрес ячейки памяти. При этом данные перегоняются по шине данных из ПЗУ или ОЗУ в процессор. При вводе–выводе информации устройства ввода–вывода обмениваются информацией с ОЗУ по шине данных в режиме прямого доступа к памяти, а процессор управляет их работой по шине команд и адресов.

5.5. ИЕРАРХИЯ ПАМЯТИ ЭВМ. Желательно, чтобы память ЭВМ имела бы большую информационную емкость V , малое время обращения t (высокое быстродействие), высокую надежность и низкую стоимость. Но с увеличением емкости снижается быстродействие и растет стоимость. Чем больше быстродействие ЗУ, тем выше стоимость хранения 1 байта и меньше емкость. Деление памяти на ОЗУ и ВЗУ не снимает это противоречие полностью. Различие в быстродействии процессора, ОЗУ и ВЗУ очень велико. Поэтому обмен информацией производится через дополнительные буферные устройства, память ЭВМ имеет многоуровневую структуру.

Микропроцессорная память — высокоскоростная память небольшой емкости, входящая в ЦП и используемая АЛУ для хранения операндов и промежуточных результатов вычислений. Иногда ее называют СОЗУ (сверхоперативное ЗУ). **КЭШ-память** — это буферная, не доступная для пользователя память, автоматически используемая компьютером для ускорения операций с информацией, хранящейся в медленно действующих запоминающих устройствах. В ПЭВМ для ускорения операций с основной памятью организуется регистровая КЭШ-память внутри микропроцессора (КЭШ-память первого уровня) или вне микропроцессора (КЭШ-память второго уровня) на системной плате. Для ускорения операций с дисковой памятью (НЖМД, НГМД) организуется буферная КЭШ-память на ячейках электронной памяти.

Внутренняя память состоит из ПЗУ (ROM — Read Only Memory — память только для чтения) и ОЗУ (RAM — Random Access Memory — память произвольного доступа). ИС ПЗУ размещены на системной плате и используются для хранения неизменяемой информации: загрузочных программ операционной системы (ОС), программ тестирования устройств компьютера и некоторых драйверов базовой системы ввода-вывода (BIOS — Base Input-Output System) и др. Из ПЗУ можно только считывать информацию, емкость ПЗУ — сотни Кбайт. Это энергонезависимая память, — при отключении ЭВМ информация сохраняется. Центральный процессор работает быстрее DRAM, поэтому ОЗУ большого объема на DRAM используют совместно с небольшой кэш-памятью на SRAM.

Адрес	Содержимое байта							
0001h	0	1	0	1	1	1	0	0
0002h	1	1	0	1	0	0	1	1
:	:	:	:	:	:	:	:	:
FFFFh	0	0	1	0	1	0	1	1

Преимущества ОЗУ: высокое быстродействие и прямой адресный доступ к ячейке. Недостаток ОЗУ: небольшая емкость (64-128-256-512-1024 Мбайт), энергозависимость.

Внешняя память относится к внешним устройствам ЭВМ и используется для долговременного хранения любой информации, которая может потребоваться. В ВЗУ хранится программное обеспечение ЭВМ. К устройствам внешней памяти относятся НЖМД и ЖМД, НГМД и ГМД (магнитный диск), стример (НМЛ — накопитель на магнитной ленте), оптические накопители для CD-ROM и DVD-дисков.

Виды памяти изображены на рис. 5.6.1: 1) регистры микропроцессор-

ной памяти, а также кэш-память первого и второго уровня (время доступа $t = 10^{-9} - 10^{-6}$ с, объем $V = 10^2 - 10^4$ бит); 2) внутренняя память ПЗУ, ОЗУ ($t = 10^{-6} - 10^{-3}$ с, $V = 10^4 - 10^7$ бит); 3) внешняя память ($t = 10^{-3} - 1$ с, $V = 10^7 - 10^9$ бит); 4) массовая или архивная память ($t = 1 - 10$ с, $V = 10^9 - 10^{10}$ бит). Эта система запоминающих устройств работает как единое ЗУ с большой емкостью (за счет внешних ЗУ) и высоким быстродействием (за счет внутренних ЗУ). Схема включения запоминающих устройств изображена на рис. 5.6.2. ЦП обменивается информацией с ОЗУ непосредственно и через СОЗУ. ОЗУ взаимодействует с НЖМД через буферное ЗУ (БЗУ), которые используются для промежуточного хранения данных и команд при обмене информацией между устройствами работающими с разной скоростью.

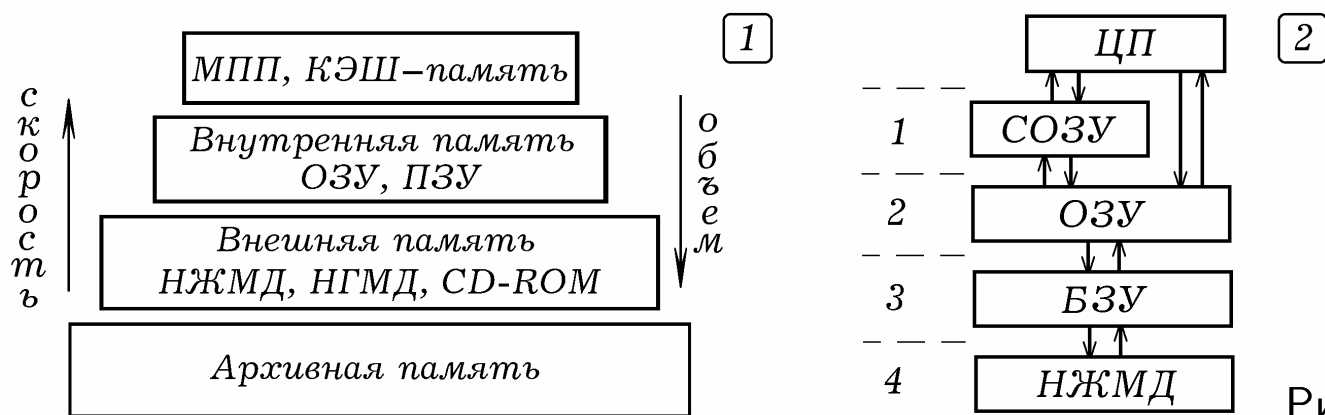


Рис. 5.6.

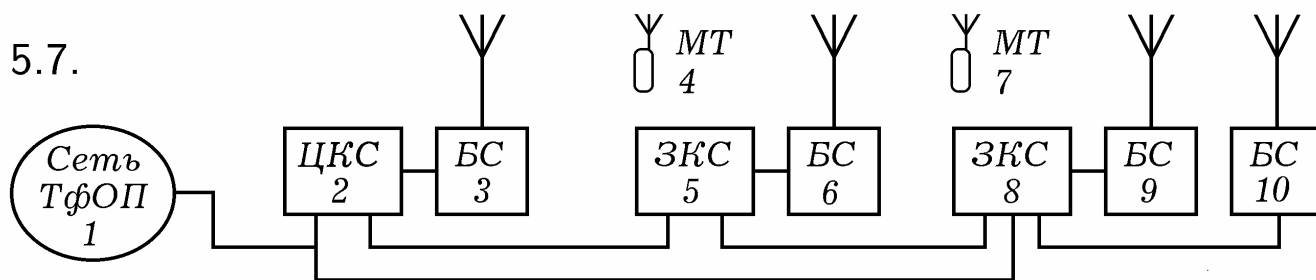
Информационная структура внешней памяти — **файловая**. Наименьшей именуемой единицей памяти, к которой может обратиться операционная система, является кластер. Файл занимает целое число кластеров, каждый из которых имеет свой адрес. Информация в файле состоит из битов и байтов, но они не имеют адресов, так как носитель (магнитный диск) не дискретный.

5.6. РАДИОТЕЛЕФОННАЯ ЦИФРОВАЯ СВЯЗЬ. Различают следующие виды сетей связи: телефонные, видеотелефонные, сети звукового и телевизионного вещания, телеграфные, факсимильные. Имеется телефонная сеть общего пользования, представляющая собой **многоканальную систему передачи**. Так называется совокупность технических средств (устройств, линий связи), обеспечивающих одновременную и независимую передачу сообщений от нескольких источников по одной линии.

Впервые система радиотелефонной связи для всех желающих была создана в 1946 г. в США. На первых этапах использовались **аналоговые системы с частотной** или **фазовой модуляцией** (1 поколение). Основным недостатком состояли в том, что число фиксированных частот, на которых можно было осуществлять радиопереговоры, было не очень велико. Это ограничивало количество каналов связи, так как радиотелефоны, работающие на близких частотах, создавали взаимные помехи. Для решения этой проблемы использовался **сотовый принцип разделения частот**. Вся территория разбивалась на соты (ячейки); каждая сота обслуживалась передатчиком с ограниченным радиусом действия и фиксированной частотой; в соседних сотах использовались различные частоты, а в уда-

ленных сотах — одинаковые частоты. В настоящее время используется **цифровая связь** (2 поколение), что позволяет применять временное разделение каналов, шифрование сообщений, использование блочного кодирования и т.д. Для передачи цифровой информации используется амплитудная, частотная или фазовая модуляции несущих колебаний.

Рис. 5.7.



Сеть сотовой связи (рис. 5.7) состоит из центральной коммуникационной станции ЦКС 2, зональных коммуникационных станций ЗКС 5 и 8, базовых станций БС 3, 6, 9, 10 и мобильных телефонов МТ 4 и 7 (подвижных абонентских радиотелефонных аппаратов). Центральная коммуникационная станция соединена с телефонной сетью общего пользования 1. Базовые станции установлены на высоких зданиях в углах шестиугольников так, что каждый из них обслуживает все мобильные телефоны внутри своей шестиугольной области (ячейки или соты). При этом все эти соты покрывают территорию города. При перемещении абонента из одной соты в другую со включенным телефоном, он автоматически передается от одной базовой станции к другой.

Центр коммутации занимается маршрутизацией вызовов и управлением ими, постоянным слежением за работающими мобильными телефонами, "эстафетной передачей" абонента при его перемещении из одной соты в другую, соединяет подвижного абонента с обычной телефонной сетью, автоматически переключает каналы при наличии неисправности. При этом реализуется **транкинг** — метод равноправного доступа абонентов к данной совокупности каналов, при котором за каждым абонентом для текущего сеанса связи временно закрепляется конкретный канал связи. Процесс обслуживания "блуждающего" абонента, пересекающего границы сот и различных географических зон, называется **роумингом**.

В России используется цифровой общеевропейский стандарт GSM. Передатчики мобильных станций (телефонов) работают в диапазоне 890–915 МГц, а принимают сигнал с базовых станций в диапазоне 935–960 МГц. Таким образом между частотами приема и передачи имеется разнос 45 МГц, за счет чего может быть реализована двухсторонняя (дуплексная) связь. Каждый из диапазонов разбит на 124 частотных канала с шагом 200 кГц. Кроме того осуществляется временное разделение каналов так, что на одной частоте с некоторой базовой станцией могут связаться 8 мобильных телефонов. Один канал — управляющий, используется для вызова абонента. Общее число каналов связи — 992, скорость передачи информации по одному каналу — 270 Кбит/с, радиус соты 0,5–35 км.

В состав сотового телефона входят передающее и приемное устройства, устройство преобразования и воспроизведения речи, устройство кон-

троля и управления, клавиатура, дисплей, звонок, антенна. Рассмотрим принцип действия цифрового телефона, поддерживающего стандарт GSM (рис. 5.8). Передатчик и приемник работают попеременно, включаясь и выключаясь с достаточно большой частотой. В режиме приема сигнал с антенны 1 проходит через входной полосовой фильтр 2, усиливается маломощным усилителем 3, поступает в смеситель 4. На второй вход смесителя поступает сигнал с синтезатора частот 11 (первого гетеродина). Сигнал после смесителя 4 проходит через фильтр 5 на поверхностных акустических волнах ПАВ и усилитель промежуточной частоты 6 (УПЧ1). После этого он поступает во второй смеситель 7, где смешивается с сигналом от генератора частоты 12 (второго гетеродина). После прохождения через фильтр 8 и второй усилитель промежуточной частоты 9 (УПЧ2) сигнал подается на АЦП 10. АЦП осуществляет оцифровку сигнала и посылает его в сигнальный процессор 14, в котором сигнал декодируется и подается на ЦАП 21 с динамиком 22 на выходе.

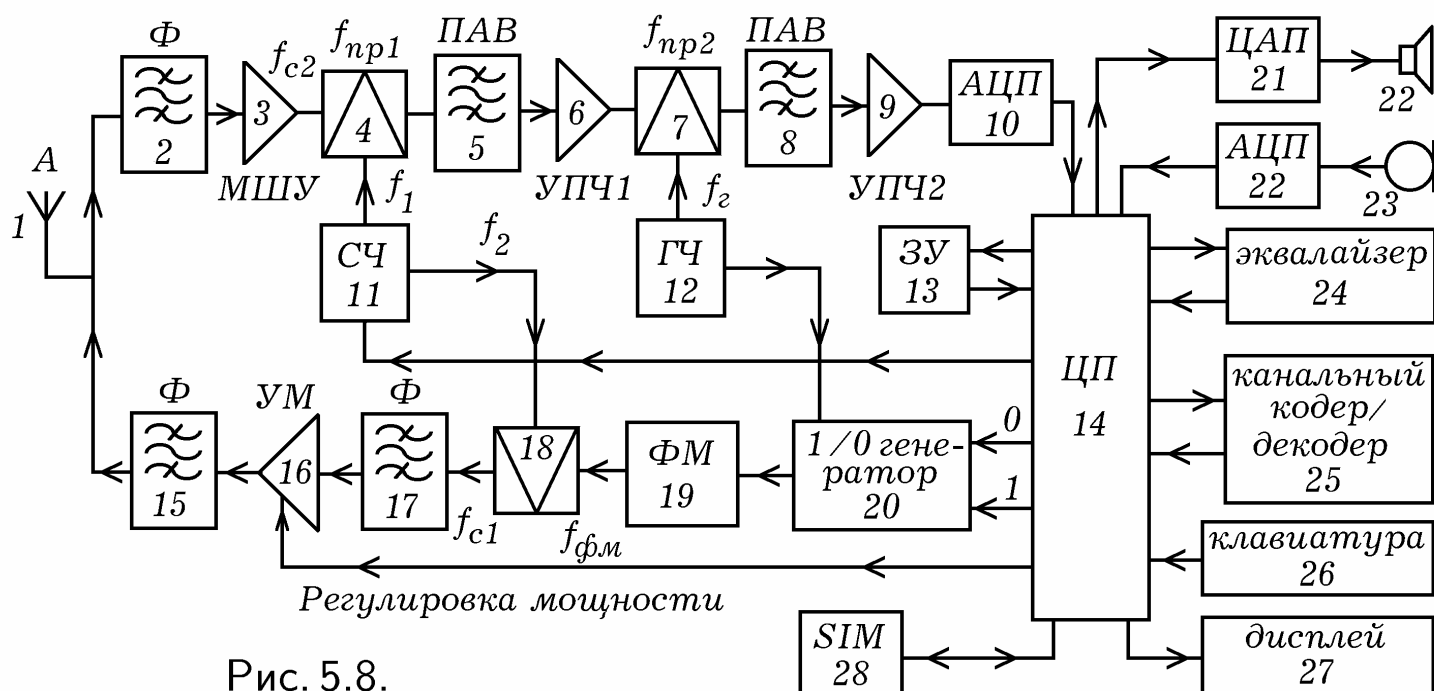


Рис. 5.8.

В режиме передачи сигнал с микрофона 23 оцифровывается АЦП 22 и поступает в сигнальный процессор 14, который формирует информационный цифровой сигнал. Он управляет работой генератора 20, который посылает модулирующий сигнал в фазовый модулятор 19. В смесителе 18 сигнал с фазового модулятора смешивается с сигналом, вырабатываемым синтезатором частот 11. Получающийся высокочастотный сигнал проходит через фильтры 17 и 15, усилитель мощности 16 и подается на антенну 1. Цифровая часть телефона осуществляет демодуляцию, кодирование речевого сигнала, шифровку данных, обработку информации, вводимой с клавиатуры 26, вывод информации на дисплей 27, работает с SIM-картой 28, осуществляет аутентификацию абонента. Она также включает в себя эквалайзер 24 и каналный кодер/декодер 25.

5.7. ФОТО-ПЗС. ЦИФРОВОЙ ФОТОАППАРАТ. В настоящее время для ввода и оцифровки графической и видеоинформации используются фоточувствительные приборы с зарядовой связью (ФПЗС). ФПЗС — инте-

графальная микросхема, в корпусе которой имеется окошко, расположенное напротив матрицы светочувствительных элементов. При изготовлении этой матрицы на полупроводниковой подложке (кремниевой пластине) создают тонкий слой оксида (SiO_2) и формируют электроды в виде узких полосок, образующих регулярную структуру. Эти электроды выполнены из алюминия или сильнолегированного кремния, имеют ширину 3–7 мкм, между ними зазор 0,2–3 мкм. На пластине площадью 1 см² располагается 500–2000 элементов в линейном и $10^4 - 10^6$ в мозаичном ПЗС. Вследствие близости электроды оказывают взаимное влияние друг на друга через электрическое поле. Фотографируемый объект 1 проецируется объективом 2 на ФПЗС–матрицу (рис. 5.9.1). При освещении ФПЗС за счет внутреннего фотоэффекта в объеме кристалла кремния 5 образуются избыточные электронно–дырочные пары, электроны собираются в потенциальные ямы, расположенные под электродами 4. Так образуются сигнальные зарядовые пакеты, причем величина заряда в каждом из них пропорциональна экспозиции (произведению освещенности на время) поверхности вблизи электрода.

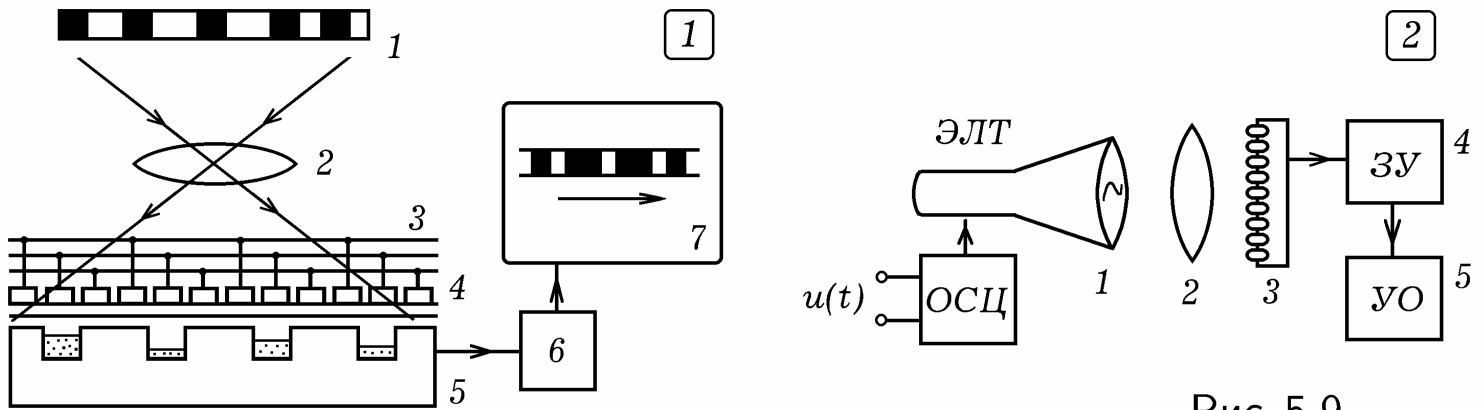


Рис. 5.9.

Электроды 4 соединены с помощью системы проводников 3 с электронным устройством 6, которое последовательно опрашивает все элементы данной строки ПЗС–матрицы. В результате получают импульсы напряжения, пропорциональные величине заряда. После этого переходят к следующей строке и т.д., пробегаая всю ПЗС–матрицу. В результате формируется видеосигнал, несущий информацию о распределении освещенности в различных точках кадра. Он создает изображение на мониторе 7. ФПЗС имеет преимущества над видеконом — небольшие размеры, жесткий геометрический растр, долговечность, меньшая потребляемая мощность, нечувствительность к электрическим и магнитным полям.

В **цифровом фотоаппарате** этот сигнал оцифровывается и записывается на флеш–память (емкостная ЗУ). В **цифровой видеокамере** имеется генератор кадровой развертки, работающий с частотой 25–30 Гц, который обеспечивает периодический опрос всех элементов ФПЗС с последующей записью информации на магнитный или лазерный диск. Для получения цветных изображений используются следующие два метода: 1) с помощью призмы световой поток разделяется на красную, зеленую и синюю составляющие (RGB), каждая из которых проецируется на свой ФПЗС; 2) на поверхности ФПЗС создают специальный пленочный светофильтр,

который образует растр из триад RGB. Светочувствительные элементы, находящиеся под красными светофильтрами, формируют видеосигнал, несущий информацию о красной составляющей изображения, элементы под зелеными светофильтрами — о зеленой составляющей изображения и т.д.

На основе ПЗС может быть создан **кодировщик осциллограмм** — это аналого-цифровой преобразователь, который превращает осциллограмму на экране ЭЛТ в последовательность цифровых сигналов (рис. 5.9.2). С помощью объектива 2 осциллограмма с экрана ЭЛТ 1 проецируется на матрицу ФПЗС 3, которая дискретизирует и квантует ее изображение. Получающийся поток двоичных сигналов сохраняется в ЗУ 4, откуда потом считывается и выводится на устройство отображения УО 5. Эти процессы синхронизированы сигналами, поступающими из блока управления. Кодировщик осциллограмм позволяет оцифровывать с экрана ЭЛТ однократные сигналы длительностью около 10^{-9} нс.

5.8. ПРИНЦИПЫ ЦИФРОВОГО ТЕЛЕВИДЕНИЯ. Важнейшим технологическим прорывом является перевод телевидения из аналогового в цифровое. Это стало возможным в результате решения двух важных проблем: 1) создание алгоритма сжатия звука и изображения в стандарт MPEG2, что позволяет уменьшить скорость передачи (битрейт) видеоданных с 250 Мбит/с до приемлемых 3–6 Мбит/с; 2) использование амплитудно-фазовой модуляции несущей с эффективностью до 8 бит на 1 Гц полосы радиосигнала. Все это позволяет передавать в стандартном ТВ-канале одновременно 8 телепрограмм. Было решено, что цифровое телевидение будет подчиняться правилу "6+7+8": телевизионные сигналы должны передаваться в стандартных полосах 6 МГц (Америка и Япония), 7 МГц (Западная Европа) и 8 МГц (Россия, Франция). Это обеспечивает плавный переход от аналогового телевидения к цифровому.

Рассмотрим основные **принципы спутникового телевидения (DVB-S)**. На телевизионном центре несколько цифровых программ, сжатых по алгоритму MPEG2, используя мультиплексор, объединяют в единый транспортный поток. Его разбивают на блоки или пакеты фиксированной длины (188 байт), в них добавляют проверочные биты (16 байт). Может использоваться сверточное кодирование, требующее введения дополнительных проверочных битов. Возникла проблема: как получающийся широкополосный цифровой сигнал передавать внутри стандартного радиоканала? Амплитудная или частотная модуляции не позволяют передать этот сигнал даже через спутниковый ТВ-канал, полоса пропускания которого 27 МГц. Несколько телепрограмм по одному каналу передавать бессмысленно. Поэтому применяется квадратурно-фазовая модуляция QPSK (Quadrature Phase-Shift Keying), при использовании которой изменяется фаза несущих колебаний, принимая дискретные значения 45° , 135° , 225° и 315° .

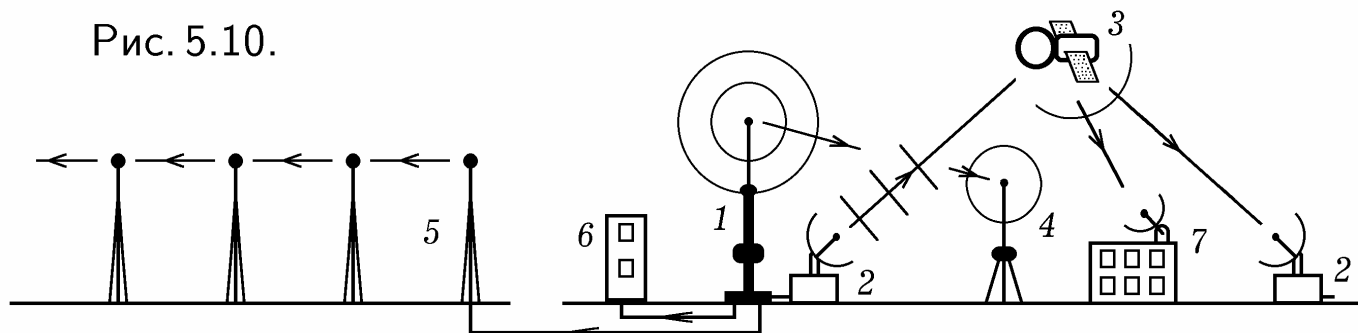
В **кабельном телевидении (DVB-C)** используется полоса частот шириной в 8 МГц на канал. В кабельных сетях низкий уровень помех. Поэтому применяется модуляция QAM (Quadrature Amplitude Modulation)

являющейся гибридом амплитудной и фазовой модуляции. У несущих высокочастотных колебаний одновременно квантуются и фаза, и амплитуда. Используется 64 дискретных значений. При этом в стандартной полосе шириной 8 МГц удастся передать до 8 телевизионных программ.

Самое сложное — разработка **эфирного цифрового ТВ (DVB-T)**. Одна из трудностей в состоит в том, что при распространении радиоволны происходят многократные отражения от различных объектов (зданий), которые в аналоговом телевизионном приемнике приводят к раздвоению контуров изображения, а в цифровом могут вызвать полный срыв синхронизации. Другая проблема — в том, что широкополосный цифровой сигнал необходимо передать по стандартному каналу шириной 6–8 МГц. Поэтому используется самый сложный способ модуляции — COFDM (Coded Orthogonal Frequency Division Multiplex). Он состоит в том, что для передачи цифрового сигнала одновременно используются две тысячи (1705) или 8 тысяч (6817) несущих (режимы "2К" и "8К"), которые расположены с интервалом в несколько кГц и модулируются по частоте и фазе. Для осуществления COFDM используется цифровой процессор, создающий сигнал, эквивалентный сумме нескольких тысяч несущих.

Чтобы исключить влияние отражения от препятствий на качество приема, сигнал излучается не непрерывно, а небольшими порциями, причем в промежутках между порциями прием сигнала блокируется. Радиосигналы, отраженные от зданий, приходят в приемную антенну во время пауз и в приемный тракт телевизора не поступают. Этот способ модуляции также применяется в беспроводных интерфейсах Bluetooth и Wi-Fi.

Рис. 5.10.



Для приема сигнала используются цифровые приставки к аналоговым телевизорам, которые принимают радиосигнал в заданной полосе частот, демодулируют его, выделяя транспортный поток, корректируют ошибки, фильтруют сигнал, выделяя нужную программу, отделяют сигналы, несущие информацию о звуке и изображении, декодируют MPEG2 и преобразуют их в аналоговый сигнал. При этом используются СБИС; так MPEG2-декодер содержит 2 млн. транзисторов, а COFDM-демодулятор — 10 млн. Аналого-цифровые телевизоры (iDTV — integrated Digital TV) работают таким же образом. Наличие независимых аналогового и цифрового трактов усложняет устройство телевизора. iDTV телевизоры 2-го поколения созданы на основе процессора, который имеет два MPEG2-декодера. Если в схему добавить селектор каналов, то получится универсальный однокристалльный телевизор, который способен принимать эфирные и кабельного программы, как аналоговые, так и цифровые.

Система телевидения состоит из следующих компонентов (рис. 5.10): программный телецентр 1, наземные пункты связи 2, спутник связи 3 на геостационарной орбите, телепередатчики–ретрансляторы 4, радиорелейные линии прямой видимости 5, аппаратура кабельного телевидения 6, индивидуальные спутниковые приемники 7. Программный телецентр излучает мощный телевизионный радиосигнал в эфир. По кабельной магистрали сигнал также подается на наземные пункты спутниковой связи и на специальную аппаратуру для приема кабельного телевидения. На границах зоны уверенного приема установлены телепередатчики–ретрансляторы, которые принимают, усиливают и передают сигнал дальше. Также используют радиорелейные линии, состоящие из ретрансляторов, установленных на башнях в пределах прямой видимости.

6. ПРИЛОЖЕНИЕ

6.1. ЭЛЕКТРОННЫЕ ПРИБОРЫ ДЛЯ СВЧ. На электромагнитные колебания частотой выше 30 МГц влияют индуктивности выводов, междуэлектродные емкости, наведенные токи и излучение. Для увеличения предельной рабочей частоты ламп уменьшают паразитные емкости и индуктивности, повышают напряжение питания, сокращая время пролета электронами межэлектродных промежутков. На рис. 6.1.1 показано устройство **усилителя СВЧ** на триоде, включенном по схеме с общей сеткой и находящемся в **объемном коаксиальном резонаторе**. По петле связи 2 в сеточную часть 1 резонатора поступает входной сигнал $U_{вх}$. Он возбуждает электромагнитные колебания в промежутке сетка–катод лампы 1. Резонатор выполнен в виде отрезка коаксиальной линии длиной $\lambda/4$, который закорочен на конце. Возникающие колебания напряжения управляют электронным потоком лампы, который, попадая в промежуток сетка–анод и возбуждает колебания в анодной части резонатора. Петля связи 5 выводит энергию колебаний из анодной части резонатора и подает ее на нагрузку. Поршни 4 и 6 используются для настройки резонатора.

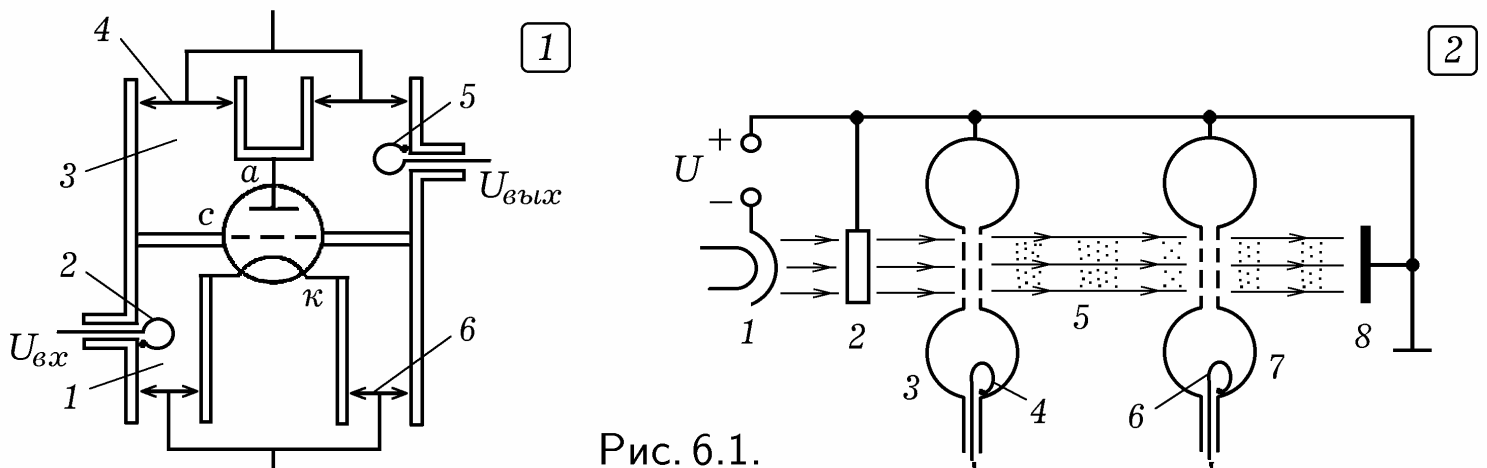


Рис. 6.1.

На рис. 6.1.2 показано устройство **двухрезонаторного пролетного клистрона**, который можно использовать как усилитель СВЧ колебаний. Электронный прожектор из катода 1 и анода 2, выполненного в виде кольца, создает электронный поток, который проходит через отверстия сеток входного резонатора 3. В резонаторе 3 с помощью петли связи 4 возбуждаются электромагнитные колебания. В результате электронный поток модулируется по скорости и в пространстве дрейфа 5 модулируется по плотности. Пролетая в зазоре между сетками выходного резонатора 7, он наводит в них мощные импульсы тока. При этом в резонаторе возникают электромагнитные колебания, энергия которых выводится петлей связи 6. Электроны оседают на аноде 8, который как анод 2 и резонаторы 3 и 7 имеет положительный потенциал. Катод, аноды и сетки резонаторов находятся в вакуумированном баллоне (он не показан). Если выходной резонатор соединить с входным цепью обратной связи, то усилитель на пролетном клистроне превращается в генератор.

Для генерации маломощных СВЧ колебаний применяют **отражательные клистроны** (рис. 6.2.1.). Электронный прожектор 1 выдает электронный поток, который проходит через отверстия сеток резонатора 2. Так как поток неоднороден, в резонаторе возникают колебания на его собственной частоте. Переменное напряжение сеток резонатора модулирует электронный поток по скорости. Электроны, приближаясь к отражателю, уменьшают свою скорость, останавливаются и возвращаются к резонатору, вторично пролетая через сетки. При торможении и возвращении электронный поток модулируется по плотности, электроны группируются в сгустки. Если колебания возбуждаемые в резонаторе при прямом и обратном пролете электронов совпадают по фазе, то реализуется положительная обратная связь, система самовозбуждается. Для изменения частоты колебаний изменяют объем резонатора и напряжение на отражателе. Клистроны работают на частотах от 200 МГц до 40 ГГц.

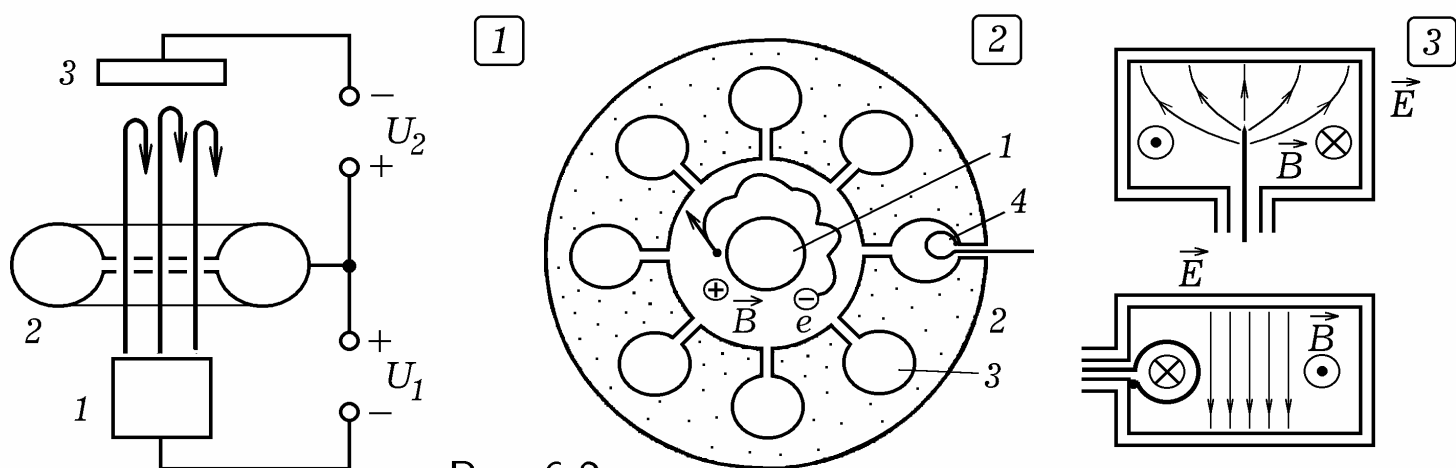


Рис. 6.2.

На рис. 6.2.2 показано устройство **магнетрона**. Цилиндрический подогревной катод 1 расположен в центральном отверстии медного анода 2; вокруг катода создан вакуум. В аноде имеется четное число отверстий 3 меньшего размера, играющих роль резонаторов. Они сообщаются с центральным отверстием узкими щелями. На катод подается отрицательный относительно анода потенциал и с помощью магнита создается магнит-

ное поле перпендикулярное плоскости рисунка. С поверхности разогретого катода вылетают электроны и ускоряются к аноду. Под действием силы Лоренца со стороны магнитного поля они так искривляют свою траекторию, что движутся мимо анода по касательным к его внутренней поверхности. Пролетая мимо щели резонатора, электроны возбуждают в нем электромагнитные колебания. В режиме синхронизации в пространстве анод–катод возникают спицы (области с высокой плотностью электронов), число которых вдвое меньше числа резонаторов. Энергия СВЧ колебаний выводится петлей связи 4, которая введена в один из резонаторов. Однофазные выступы анода соединяют между собой. Магнетроны имеют КПД до 0,85 работают в диапазоне 0,5 – 100 ГГц.

Колебательные системы для СВЧ выполняют из отрезков длинных линий (двухпроводных и коаксиальных) и волноводов (круглых, прямоугольных и т.д.). Для возбуждения колебаний в волноводах и объемных резонаторах используют **штырь** или **петлю** (рис. 6.2.3). Аналогичным способом выводят энергию из резонатора.

6.2. ТЕХНОЛОГИЯ ИЗГОТОВЛЕНИЯ ИНТЕГРАЛЬНЫХ СХЕМ.

Центральным процессом в создании интегральных схем (ИС) является **фотолитография** — нанесение технологического шаблона на поверхность кремниевой пластины с помощью света. На поверхности кремниевой **подложки** 1 создается слой 2 оксида SiO_2 , а на него наносится **фоторезист** 3 — светочувствительный материал, который под действием света становится кислотостойким (или перестает быть кислотостойким). После этого поверхность освещается ультрафиолетовыми лучами через фотошаблон 5, содержащий прозрачные и непрозрачные участки. Объектив создает уменьшенное изображение фотошаблона, облученные участки 4 фоторезиста становятся кислотостойкими. Затем пластину обрабатывают кислотой, она растворяет фоторезист с неосвещенных участков.

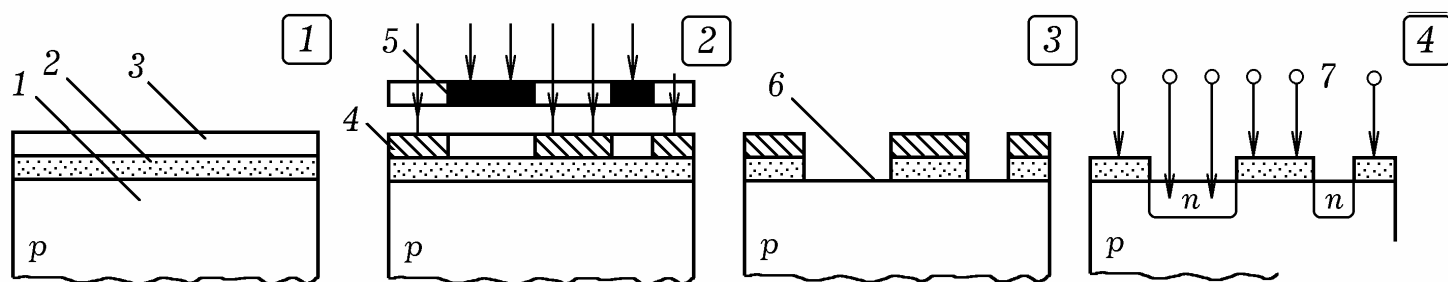


Рис. 6.3.

В слое фоторезиста образуются окна 6, через которые в пластину кремния вводят акцепторные или донорные примеси 7, формируя области p или n–типа. Это осуществляется методом диффузии: пластину помещают в камеру, наполненную парами той или иной примеси. Повторяя этот процесс с различными фотошаблонами и примесями, создают на пластине слой состоящий из большого количества транзисторов, диодов, конденсаторов и т.д. После этого формируют второй, третий и последующие слои т.д. В настоящее время на одной пластине изготавливают более десятка микросхем, а затем пластину разрезают, соответствующие участки металлизуют и к ним припаивают выводы.

6.3. КОМПЬЮТЕРЫ: СОВРЕМЕННОСТЬ И БУДУЩЕЕ. Согласно **закону Мура**, каждые полтора года плотность транзисторов в процессорах удваивается. Это приводит к повышению тактовой частоты и скорости обработки информации. Минимальный теоретический предел для энергии переноса единицы информации должен быть сравним с энергией элементарного шумового выброса, которая равна $E_{min} = kT$. При комнатной температуре $T = 300$ К величина E_{min} составляет $1,38 \cdot 10^{-23} \cdot 300 = 4 \cdot 10^{-21}$ Дж; это в 10^9 раз меньше энергии E , потребляемой микросхемой для обработки 1 бита информации. С развитием технологии E уменьшается. Скоро будет достигнут предел и по частоте, так как полупроводниковые процессоры принципиально не могут работать на частотах выше 30–40 ГГц: на высоких частотах им мешает квантовый шум (случайные колебания электронов).

В основе современных ЭВМ — большие и сверхбольшие интегральные схемы (БИС и СБИС). Так, процессор Pentium состоит из 3,5 млн. транзисторов, образующих пятислойную структуру. Минимальный размер элементов — менее 45 нм. Электронная промышленность развивается в направлении уменьшения размеров транзисторов и увеличения плотности их размещения на кристалле. Это приводит к увеличению производительности процессора, росту тактовой частоты, снижению напряжения питания. С целью повышения производительности ЭВМ осуществлены переход на многопроцессорные системы с параллельной обработкой данных, интеграция нескольких процессоров в одном многоядерном кристалле.

Перечислим перспективные направления развития ЭВМ:

1. **Молекулярные компьютеры.** В 1974 г. IBM получило **ротаксан** — вещество, молекула которого обладает свойствами диода. Из нее можно сделать аналог транзистора, а из двух — аналог триггера. Переключения молекулы ротаксана из одного состояния в другое осуществляется с помощью света или слабого электрического поля. При этом тактовая частота процессора возрастает до $1 \text{ ТГц} = 10^{12}$ Гц. По прогнозам первый молекулярный компьютер появится в первой половине 21 века.

2. **Биокомпьютеры.** Примером биокомпьютера является мозг человека. Применение биологических материалов делает возможным построение белковой памяти, создание биокомпьютера на ДНК. Такая ЭВМ будет иметь малые размеры, высокое быстродействие, потреблять мало энергии. Она может быть частью живого организма.

3. **Нейрокомпьютеры.** Это вычислительная система, созданная на базе нейронных систем живого мира. Примером искусственной нейронной сети является персептрон. Нейрокомпьютерам присущи высокая надежность, параллельность обработки информации, способность к обучению, к распознаванию образов, установлению ассоциативных связей.

4. **Оптические компьютеры.** Логические операции могут быть реализованы с помощью оптических элементов, что позволяет упростить работу оптических повторителей и усилителей оптоволоконных линий дальней связи. При этом используется явление **оптической бистабильности**: за счет нелинейности оптической среды возможны два стационарных со-

стояния прошедшей световой волны, отличающихся интенсивностью и поляризацией. Оптоволокно имеет предел пропускной способности в 5–10 Гбит/с на один световой луч определенной длины волны. По каждому волокну может пропускаться до 8 лучей с разными длинами волн. Применяемые ЭВМ перейдут на оптическую основу, это позволит сохранять сигнал в световой форме и существенно повысить быстродействие.

5. Квантовые компьютеры. Квантовые ЭВМ состоят из совокупности микрочастиц (атомов), способных переходить из одного энергетического состояния в другое. Это осуществляется за счет вынужденных переходов атомов под действием световых волн (фотонов) с частотой $\nu = (E_2 - E_1)/h$. Спонтанные переходы должны быть исключены. При этом могут быть реализованы логические операции И, ИЛИ, НЕ. Единицей информации является **кубит** (qubit, Quantum Bit). Двум значениям кубита 0 и 1 могут соответствовать основные и возбужденные состояния атома, различная ориентация спина атомного ядра, направление тока в сверхпроводящем кольце и т.д. Условия работы квантового компьютера: 1) известно точное число частиц; 2) имеется способ приведения системы в определенное начальное состояние; 3) система изолирована от внешней среды; 4) возможно изменение состояния системы требуемым образом.

6. Создание вычислительных систем с искусственным интеллектом (ИИ). Под ИИ понимают способности компьютерных систем к таким действиям, которые назывались бы интеллектуальными, если бы исходили от человека: распознавание образов, эвристическое мышление.

В будущем электронно–вычислительная техника объединится не только со средствами связи, различными технологическими процессами, но и с биологическими организмами. Станет возможным создание искусственных имплантантов, человеко–машинных киборгов, разумных роботов–дроидов. К 2050 году ЭВМ достигнет мощности человеческого мозга.

Развитие компьютерной техники, нанотехнологии и биотехнологий неизбежно приведет к созданию сверхчеловеческого интеллекта, который качественным образом превосходит человеческий мозг по скорости поиска информации, скорости выполнения арифметических и логических операций, реализации эвристических алгоритмов. Ему будут присущи: 1) высокая скорость обработки и передачи информации; 2) практически бесконечное "время жизни", отсутствие необходимости каждый 50–70 лет обучаться "с нуля"; 3) возможность использования сигналов для управления различными электронными приборами и выхода в Интернет.

6.4. ЭКЗАМЕНАЦИОННЫЕ ВОПРОСЫ. Курс "Электротехника и электроника" заканчивается экзаменом, который проводится по следующим вопросам: **1.** Классификация цепей и элементов. Основные понятия. Законы Ома и Кирхгофа. Условие передачи источником максимальной мощности во внешнюю цепь. ** **2.** Метод эквивалентных преобразований. Метод пропорциональных величин. Преобразования соединений звездой и треугольником. Примеры. ** **3.** Метод узловых напряжений. Метод законов Кирхгофа. Пример расчета цепи. Решение системы уравнений. ** **4.** Метод контурных токов. Пример расчета цепи. Метод

наложения. Метод эквивалентного генератора. Примеры. ** 5. Переменный ток. Тригонометрическое, графическое, векторное и комплексное представления. Средние и действующие значения тока и напряжения. ** 6. Цепь с активным элементом. Цепь с индуктивным элементом. Мгновенные значения тока, напряжения, мощности. ** 7. Цепь с активным элементом. Цепь с емкостным элементом. Мгновенные значения тока, напряжения, мощности. ** 8. Последовательное соединение активного, индуктивного и емкостного элементов. Импеданс. ** 9. Параллельное соединение активного, индуктивного и емкостного элементов. Комплекс проводимости. ** 10. Резонанс в последовательном колебательном контуре. Добротность, энергия колебаний. Векторные диаграммы. ** 11. Резонанс в параллельном колебательном контуре. Добротность, энергия колебаний. Векторные диаграммы. ** 12. Смешанное соединение активных и реактивных элементов. Построение векторных диаграмм цепи переменного тока. Потенциальные топографические диаграммы. ** 13. Мощность в цепи переменного тока. Полная, активная и реактивная мощности. Баланс мощностей. Коэффициент мощности и его повышение. Расчет компенсационного конденсатора. ** 14. Трехфазные цепи. Расчет симметричной трехфазной цепи: соединение звездой. ** 15. Расчет симметричной трехфазной цепи: соединение треугольником. ** 16. Расчет несимметричной трехфазной цепи: соединение звездой. ** 17. Расчет несимметричной трехфазной цепи: соединение треугольником. ** 18. Расчет и измерение мощности в трехфазных цепях при симметричной и несимметричной нагрузке. ** 19. Устройство и принцип действия амперметра, вольтметра, ваттметра, счетчика энергии. Расчет шунтов и добавочных сопротивлений. Приборы электродинамической, магнитодинамической, электромагнитной, индукционной систем. ** 20. Переходные процессы в RLC-цепи. Законы коммутации. Свободный и принужденный токи. ** 21. Переходные процессы в RC- и RL-цепях. Расчет переходного тока для постоянной и переменной ЭДС. ** 22. Периодические несинусоидальные токи. Разложение Фурье. Параметры периодических несинусоидальных величин. Действующее значение тока и напряжения. Мощность, коэффициент мощности. ** 23. Анализ электрических цепей с несинусоидальными напряжениями и токами. Влияние L и C-элементов на кривые напряжения и тока. Интегрирующие и дифференцирующие цепи. ** 24. Фильтры. Сглаживающий емкостный, индуктивный и П-образный фильтры. Резонансные фильтры. Коэффициент передачи и его расчет. Полоса пропускания. ** 25. Коэффициент передачи моста Вина. Дифференцирующие и интегрирующие цепи. ** 26. Трансформатор. Идеальный трансформатор. Векторная диаграмма. Потери в трансформаторе. Рабочий и холостой режимы работы. Векторные диаграммы. ** 27. Измерение КПД трансформатора. Прямой и косвенный методы. Автотрансформаторы. Трехфазные трансформаторы. Измерительные трансформаторы тока и напряжения. ** 28. Асинхронный двигатель. Устройство и принцип действия. Скольжение. АД с короткозамкнутым и фазным ротором. ** 29. Характеристики асинхронного двигателя. Однофазные асинхронные двигатели. Пуск и реверсирование асинхронного двигателя.

**** 30.** Синхронные машины переменного тока. Режим двигателя и генератора. Устройство коллектора. Пуск синхронных двигателей. Реакция якоря. Зависимость угла отставания от нагрузки. Выпадение из синхронизма. **** 31.** Машины постоянного тока. Режим генератора, двигателя и индукционного тормоза. Реакция якоря. **** 32.** Схемы возбуждения машин постоянного тока. Характеристики генератора постоянного тока. **** 33.** Электропроводность полупроводников. Зонная теория. Собственная электронная и дырочная проводимости. Примесная проводимость. **** 34.** Электронно-дырочный переход. Контактная разность потенциалов. Полупроводниковый диод. ВАХ диода. **** 35.** Стабилитрон. Стабистор. Варикап. Устройство и ВАХ приборов, их применение. **36.** Однофазные выпрямители (одно- и двухполупериодные, мостовая схема). Трехфазные выпрямители (с общей точкой, мостовая схема). Выпрямленное напряжение. **** 37.** Тиристоры. Тринистор и динистор, их ВАХ. Тиристорный регулятор мощности. Генератор пилообразного напряжения. **** 38.** Биполярные транзисторы. Устройство и принцип действия. Входные и выходные характеристики. **** 39.** Включение транзистора с ОБ, ОЭ, ОК. Схемы. Режимы работы А, В, АВ, С, D. **** 40.** Полевой транзистор с затвором в виде р-п-перехода. Полевой транзистор с изолированным затвором. Выходная и проходная характеристики. **** 41.** Усилители на транзисторах. Резисторный, резонансный усилители, усилитель мощности, двухтактный усилитель, дифференциальный усилитель. **** 42.** Генераторы на транзисторах. Баланс фаз и амплитуд. RC-генератор, мультивибратор, блокинг-генератор, генератор гармонических колебаний. **** 43.** Операционный усилитель. Инвертирующий, суммирующий, интегрирующий, дифференциальный усилитель. Генератор гармонических колебаний. **** 44.** Аналоговый, цифровой и дискретный сигналы. Логические цифровые элементы И, НЕ, ИЛИ, И-НЕ, ИЛИ-НЕ. **** 45.** RS-триггеры на 2И-НЕ и 2ИЛИ-НЕ. Синхронный RS-триггер. D-триггер, T-триггер, JK-триггер. **** 46.** Функциональные узлы ЭВМ. Параллельные и последовательные регистры памяти. Стековая память. Счетчик импульсов. **** 47.** Шифратор и дешифратор. Семисегментный индикатор. Преобразование двоичного кода в семисегментный. **** 48.** Сумматор. Исключающее ИЛИ. Полусумматор, одноразрядный и многоразрядный сумматор. **** 49.** Мультиплексор. Демультимплексор. Передача информации от нескольких источников по одному каналу связи. **** 50.** Электронно-цифровой измеритель времени и частоты. Частотно-импульсное преобразование сигнала. Цифровой вольтметр. **** 51.** Цифро-аналоговый преобразователь. Аналого-цифровой преобразователь. Время-импульсное преобразование сигнала. **** 52.** Устройство и принцип действия ЭВМ. Принципы Неймана. Иерархия памяти. Центральный процессор. **** 53.** Устройство и принцип действия различных ЗУ (ОЗУ, ПЗУ, ВЗУ). Статическая и динамическая память. Программируемые логические ИС. **** 54.** Амплитудная и частотная модуляция и детектирование. Блок-схема передатчика и приемника. **** 55.** Детекторный приемник. Приемник прямого усиления. Супергетеродин, его преимущества и недостатки. **** 56.** ЭЛТ.

Электростатическая и магнитная ЭЛТ. Цветной и черно–белый кинескоп. Видикон. ** 57. Принципы телевидения. Видеосигнал. Полный телевизионный сигнал. Параметры телевизионного сигнала. ** 58. Структура телевизионного передатчика и приемника. Черно–белое и цветное телевидение. ** 59. Цифровое телевидение. Сотовая связь. Цифровая фото- и видеокамера. Жидко–кристаллический дисплей.

ЛИТЕРАТУРА

1. Гершензон, Е. М. Радиотехника [Текст]: Учеб. пособие для студентов физ.–мат. фак. пед. ин–тов / Е. М. Гершензон, Г. Д. Полянина, Н. В. Соина. — М.: Просвещение, 1986. — 319 с.
2. Гусев, В. Г. Электроника и микропроцессорная техника [Текст]: Учеб. для вузов / В. Г. Гусев, Ю. М. Гусев. — М.: Высш. шк., 2006. — 799 с.
3. Данилов, И. А. Общая электротехника с основами электроники [Текст]: Учеб. пособие для студ. неэлектротехн. спец. средних спец. учеб. заведений / И. А. Данилов, П. М. Иванов. — М.: Высш. шк., 2005. — 752 с.
4. Евдокимов, Ф. Е. Общая электротехника [Текст]: Учеб. для учащ. неэлектротехн. спец. техникумов / Ф. Е. Евдокимов. — М.: Высш. шк., 2004. — 367 с.
5. Жеребцов, И. П. Основы электроники [Текст] / И. П. Жеребцов. — Л.: Энергоатомиздат, 1989. — 352 с.
6. Касаткин, А. С. Электротехника [Текст] / А. С. Касаткин, М. В. Немцов. — М.: Высшая школа, 2003. — 544 с.
7. Колонтаевский, Ю. Ф. Радиоэлектроника: Учеб. пособие для СПТУ [Текст] / Ю. Ф. Колонтаевский. — М.: Высш. шк., 1988. — 304 с.
8. Лачин, В. И., Савёлов, Н. С. Электроника: Учеб. пособие [Текст] / В. И. Лачин, Н. С. Савёлов. — Ростов–на–Дону: Феникс, 2004. — 572 с.
9. Майер, Р. В. Как стать компьютерным гением или книга о информационных системах и технологиях [Текст] / Р. В. Майер. — Глазов: ГГПИ, 2008. — 204 с. (<http://maier-rv.glazov.net>)
10. Майер, Р. В., Кощев, Г. В. Учебные экспериментальные исследования по электротехнике и электронике / Р. В. Майер, Г. В. Кощев; под ред. Р. В. Майера. — Глазов: ГИЭИ, 2010. — 72 с. (<http://maier-rv.glazov.net>)
11. Цейтлин, Л. С. Руководство к лабораторным работам по теоретическим основам электротехники [Текст]: Учеб. пособие для электротехн. спец. техникумов / Л. С. Цейтлин. — М.: Высш. шк., 1985. — 256 с.
12. Электроника: Энциклопедический словарь [Текст] / Гл. ред. В. Г. Колесников. — М.: Сов. энциклопедия, 1991. — 688 с.

СОДЕРЖАНИЕ

ВВЕДЕНИЕ	3
1. ПОЛУПРОВОДНИКОВЫЕ ПРИБОРЫ	4
1.1. Полупроводниковый диод (4). 1.2. Выпрямители (6). 1.3. Стабилитроны, стабисторы и варикапы (7). 1.4. Тиристоры. Управляемые выпрямители (8). 1.5. Полевой транзистор (10). 1.6. Биполярный транзистор (11). 1.7. Режимы работы транзистора (13).	
2. УСИЛИТЕЛИ, ГЕНЕРАТОРЫ, ФИЛЬТРЫ	14
2.1. Транзисторные усилители (14). 2.2. Генераторы колебаний (17). 2.3. Операционный усилитель (20). 2.4. Фильтры (22). 2.5. Интегрирующие и дифференцирующие цепи (23). 2.6. Способы регистрации аналоговых сигналов (26).	
3. ПРИНЦИПЫ РАДИО– И ТЕЛЕВИЗИОННОЙ СВЯЗИ	28
3.1. Различные виды связи (28). 3.2. Модуляция (30). 3.3. Детектирование (31). 3.4. Радиопередатчик и радиоприемник (32). 3.5. Приемник–супергетеродин (33). 3.6. Принципы телевидения (35). 3.7. Иконоскоп. Телевизионный сигнал (36). 3.8. Параметры телевизионного сигнала (37). 3.9. Телевизионный передатчик и приемник (38). 3.10. Цветное телевидение (40).	
4. ЛОГИЧЕСКИЕ ЭЛЕМЕНТЫ. УЗЛЫ ЭВМ	42
4.1. Сигналы. Виды цифровых устройств (42). 4.2. Логические цифровые элементы (43). 4.3. Двухстабильные системы — триггеры (45). 4.4. Регистры памяти (47). 4.5. Счетчик, шифратор и дешифратор (47). 4.6. Многосегментный индикатор (48). 4.7. Одноразрядный и многоразрядный сумматор (49). 4.8. Мультиплексор и демультимплексор (50). 4.9. Магнитная запись цифровой информации (52). 4.10. Постоянное запоминающее устройство (53). 4.11. Оперативная память (55). 4.12. Программируемые интегральные схемы (57).	
5. ЦИФРОВЫЕ ПРИБОРЫ. УСТРОЙСТВО ЭВМ	58
5.1. Цифровые измерители времени и частоты (58). 5.2. Цифро–аналоговый преобразователь (59). 5.3. Аналого–цифровой преобразователь (60). 5.4. Принципы работы ЭВМ. Структура ЭВМ (62). 5.5. Иерархия памяти ЭВМ (63). 5.6. Радиотелефонная цифровая связь (65). 5.7. Фото–ПЗС. Цифровой фотоаппарат (67). 5.8. Принципы цифрового телевидения (69).	
6. ПРИЛОЖЕНИЕ	71
6.1. Электронные приборы для СВЧ (71). 6.2. Технология изготовления интегральных схем. (73). 6.3. Компьютеры: современность и будущее. (73). 6.4. Экзаменационные вопросы. (75).	
ЛИТЕРАТУРА	78
	79

Учебное издание

Майер Роберт Валерьевич

Основы электроники. Курс лекций

Отпечатано с оригинал–макета автора
в авторской редакции.

Подписано в печать 16.05.11. Напечатано на ризографе.

Формат 60 x 90 1/16. Усл. печ.л. 5,0.

Тираж 200 экз. Заказ N .

Глазовский инженерно–экономический институт
(филиал) ГОУ ВПО ИжГТУ.

427622, Удмуртия, г. Глазов, ул. Кирова, 36.
